

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2005 年 12 月 8 日 (08.12.2005)

PCT

(10) 国際公開番号
WO 2005/117256 A1

(51) 国際特許分類⁷: H03K 3/282, G01S
7/282, H03B 5/06, 5/08, 5/12, H03K 7/02

(21) 国際出願番号: PCT/JP2005/009382

(22) 国際出願日: 2005 年 5 月 23 日 (23.05.2005)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願2004-160977 2004 年 5 月 31 日 (31.05.2004) JP

(71) 出願人 (米国を除く全ての指定国について): アンリツ株式会社 (ANRITSU CORPORATION) [JP/JP]; 〒2438555 神奈川県厚木市恩名 1 8 0 0 番地 Kanagawa (JP). 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒5718501 大阪府門真市大字門真 1 0 0 6 番地 Osaka (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 荒屋敷 豊 (ARAYASHIKI, Yutaka) [JP/JP]. 斉藤 澄夫 (SAITO, Sumio) [JP/JP]. 江島 正憲 (EJIMA, Masanori) [JP/JP].

(74) 代理人: 鈴江 武彦, 外 (SUZUYE, Takehiko et al.); 〒1000013 東京都千代田区霞が関 3 丁目 7 番 2 号 鈴榮特許総合事務所内 Tokyo (JP).

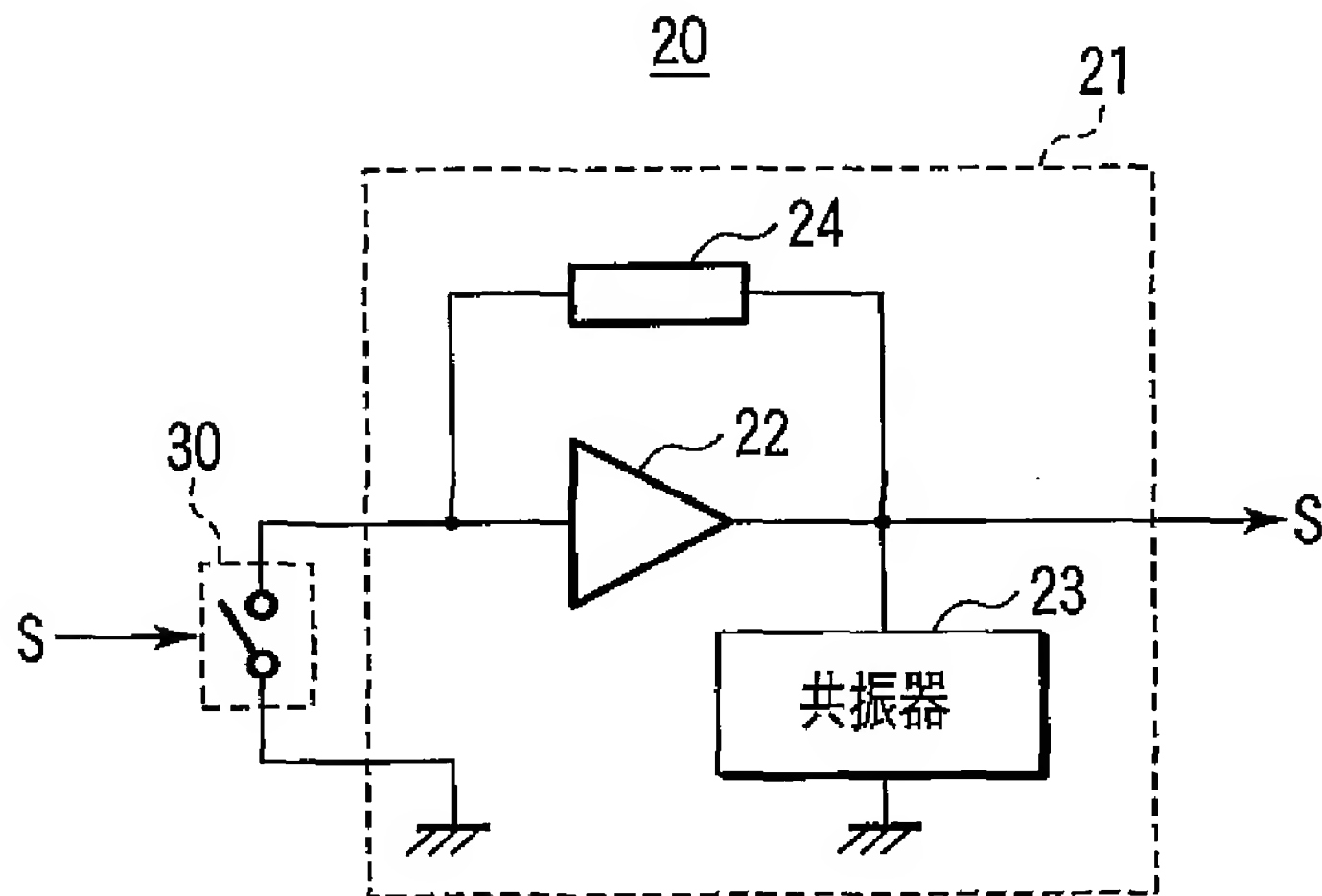
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA,

[続葉有]

(54) Title: RADAR OSCILLATOR CAPABLE OF PREVENTING LEAKAGE OF OSCILLATION OUTPUT

(54) 発明の名称: 発振出力のリークを防止可能とするレーダ用発振器



23... RESONATOR

(57) Abstract: It is possible to intermittently output the oscillation signal depending on a pulse signal indicating the transmission timing of a radar wave without causing any leakage. Instead of the configuration of the conventional radar oscillator in which the output route of an oscillation signal is closed/opened by means of a switch, the operation of the oscillating section (21) of the radar oscillator itself is alternately switched between oscillating state and oscillation stop state by means of a switch (30).

(57) 要約:

本発明は、レーダ波の送信タイミングを示すパルス信号に応じてリークを発生させることなく発振信号の断続出力を可能とするために、従来のレーダ用発振器のように発振信号の出力経路をスイッチで開閉する構成とするのではなく、レーダ用発振器の発振部 (21) 自体の動作をスイッチ (30) で発振状態及び発振停止状態の間で交互に切替える構成を採用した。

WO 2005/117256 A1



SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される各*PCT*ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

明 細 書

発振出力のリークを防止可能とするレーダ用発振器

技術分野

- [0001] 本発明はレーダ用発振器に係り、特に、レーダの送信部、例えば、車載用、盲人用、医療用等の近距離用のレーダ装置としてUWB(Ultra wide band)レーダ等の小出力の送信部に用いるレーダ用発振器において、発振出力のリークを防止可能とするための技術を採用したレーダ用発振器に関する。

背景技術

- [0002] 例えば、車載用、盲人用、医療用等の近距離用のレーダ装置として、UWBレーダのような低電力の発振信号を送信する送信部に用いられるレーダ用発振器においては、外部からのレーダ波の送信タイミングを示すパルス信号によって、準ミリ波(22～29GHz)の発振信号の出力を断続させている。
- [0003] 図11は、この種の従来のレーダ用発振器10の回路構成を示すブロック図である。
- [0004] すなわち、このレーダ用発振器10において、発振部11は、増幅器12と、該増幅器12の出力部に接続された共振器13と、該増幅器12の出力を入力側に正帰還させて共振器13で決まる周波数の信号を発振させる帰還回路14とを有している。
- [0005] この発振部11から出力される発振信号は、レーダ波の送信タイミングを示すパルス信号Pによって開閉されるスイッチ15(半導体等の電子スイッチ)に入力される。
- [0006] そして、パルス信号Pが第1のレベル(例えば、ローレベル)のときスイッチ15が閉じて発振信号Sが出力され、第2のレベル(例えば、ハイレベル)のときスイッチ15が開いて発振信号Sは出力されない。
- [0007] しかしながら、上記のように発振信号の出力経路をスイッチ15で開閉する従来のレーダ用発振器10では、パルス信号Pが第2のレベル(例えば、ハイレベル)にあるスイッチ15の開期間において、レーダ用発振器10の発振部11自体はスイッチ15の開閉に関係なく常時、動作状態(発振状態)にあるので、スイッチ15が開いていたとしても、スイッチ15の等価的な高周波浮遊キャパシタンス成分や高周波寄生キャパシタンス成分等を通して発振部11からの発振信号がリークすることにより、発振信号出力

を完全に停止させることができないという問題がある。

[0008] 特に、前記したように22～29GHzの高い周波数帯でスイッチ15からのリークを防止することは困難である。

[0009] 図12A, Bは、上記従来構成のレーダ用発振器の動作を示すタイミング図である。

[0010] すなわち、図12Aに示すパルス信号Pのローレベル期間に、図12Bに示すような発振信号Sが出力されるが、パルス信号のハイレベル期間にも発振信号のリーク成分S'が出力されており、ローレベル期間とハイレベル期間の出力比は、20dB程度しか得られていない。

[0011] このリーク成分S'は、正規の送信タイミングで出力されたレーダ波に対する反射波の実質的な受信感度を制限することになり、レーダ探査範囲を狭め、低反射率の障害物の検出を困難にする。

[0012] また、前記UWBレーダシステムに関して、FCC(米国連邦通信委員会)は、次の非特許文献1において、22～29GHzの帯域内における平均電力密度が -41dBm/MHz 以下、ピーク電力密度が $0\text{dBm}/50\text{MHz}$ 以下となるよう規定している。

[0013] 非特許文献1 FCC02-48, New Part 15 Rules, "FIRST REPORT AND ORDER"

つまり、上記のUWBレーダシステムでは、22～29GHzの帯域内におけるエネルギーの総量が規制されているので、リーク成分S'が大きいと、その分だけ正規の発振信号の出力レベルを低く設定しなければならず、探査距離等が大きく制限されてしまう。

発明の開示

[0014] 本発明の目的は、以上のような従来技術の問題を解決して、レーダ波の送信タイミングを示すパルス信号に応じてリークを発生させることなく、発振信号を断続的に出力することが可能なレーダ用発振器を提供することである。

[0015] 上記目的を達成するために、本発明の着目点は、レーダ波の送信タイミングを示すパルス信号に応じてリークを発生させることなく発振信号の断続出力を可能とするために、従来のレーダ用発振器のように発振信号の出力経路をスイッチで開閉する構成とするのではなく、レーダ用発振器の発振部自体の動作をスイッチで動作状態及び

非動作状態(発振状態及び発振停止状態)の間で交互に切替える構成を採用することにある。

[0016] すなわち、本発明で採用するレーダ用発振器の構成によれば、レーダ波の送信タイミングを示すパルス信号が第1のレベル(例えば、ローレベル)にあるスイッチの閉期間においてレーダ用発振器の発振部が発振状態となり、同パルス信号が第2のレベル(例えば、ハイレベル)にあるスイッチの開期間においてレーダ用発振器の発振部自体が発振停止状態となるので、レーダ波の送信タイミングを示すパルス信号に応じて根本的にリークを発生させることなく発振信号を断続的に出力することが可能となる。

[0017] 具体的には、上記目的を達成するために、本発明の第1の態様によると、増幅器手段(22)と、該増幅器手段と共に所定の周波数での発振に寄与するために、前記増幅器手段の出力側から入力側に正帰還をかける帰還回路(24)及び前記増幅器手段の入力部または出力部に接続された前記所定の周波数で共振する共振器(23)との少なくとも一方とを有し、発振状態及び発振停止状態において前記増幅器手段の出力側から前記所定の周波数を有する発振信号を出力及び停止する発振部(21)と、

前記発振部に接続され、レーダ波の送信タイミングを示すパルス信号を受けて、該パルス信号のレベルに応じて前記発振信号の出力を断続させるために、前記発振部の動作状態を、前記パルス信号の第1及び第2のレベルで前記発振状態及び前記発振停止状態との間で交互に切り替える電子スイッチからなるスイッチ手段(30)とを具備するレーダ用発振器が提供される。

[0018] また、上記目的を達成するために、本発明の第2の態様によると、前記発振部は、前記増幅器手段の出力側から入力側に正帰還をかける帰還回路(24)と、前記増幅器手段の入力部または出力部に接続された前記所定の周波数で共振する共振器(23)との両方を有し、前記発振状態及び前記発振停止状態において前記増幅器手段の出力側から前記共振器によって決まる前記所定の周波数を有する発振信号を出力及び停止することを特徴とする第1の態様に従うレーダ用発振器が提供される。

- [0019] また、上記目的を達成するために、本発明の第3の態様によると、
前記発振部は、前記増幅器手段として従続接続された複数の増幅器を有すると共に、前記複数の増幅器の最終段の増幅器の出力側から最前段の増幅器の入力側に正帰還をかける帰還回路(24)と、少なくとも前記複数の増幅器の従続接続部に接続された前記所定の周波数で共振する共振器(23)との両方を有し、前記発振状態及び前記発振停止状態において前記複数の増幅器の最終段の増幅器の出力側から前記共振器によって決まる前記所定の周波数を有する発振信号を出力及び停止することを特徴とする第1の態様に従うレーダ用発振器が提供される。
- [0020] また、上記目的を達成するために、本発明の第4の態様によると、
前記発振部は、前記増幅器手段として電界効果トランジスタ(FET)と該FETに接続され前記FETが所定の周波数での発振に寄与する負性抵抗を発生するような長さの分布定数線路とを有すると共に、前記FETの入力部に接続された長さが前記所望の周波数の $\lambda/4$ になるような分布定数線路とで構成された前記所定の周波数で共振する共振器(23)のみを有し、前記発振状態及び前記発振停止状態において前記FETの出力側から前記共振器によって決まる前記所定の周波数を有する発振信号を出力及び停止することを特徴とする第1の態様に従うレーダ用発振器が提供される。
- [0021] また、上記目的を達成するために、本発明の第5の態様によると、
前記発振部は、前記増幅器手段として従続接続された複数の増幅器(122a, 122b, 122c)を有すると共に、前記複数の増幅器の最終段の増幅器の出力部から最前段の増幅器の入力部に帰還をかける帰還回路のみを有するリング発振回路として構成され、前記発振状態及び前記発振停止状態において前記最終段の増幅器の出力部から前記リング発振回路によって決まる前記所定の周波数を有する発振信号を出力及び停止することを特徴とする第1の態様に従うレーダ用発振器が提供される。
- [0022] 上記目的を達成するために、本発明の第6の態様によると、
前記発振部は、高周波アースラインを有し、
前記スイッチ手段は、前記発振部における前記増幅器手段の入力部または出力部の少なくとも一方と前記発振部の高周波アースラインとの間を前記レーダ波の送信タ

イミングを示すパルス信号に基づいて開閉することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第1のスイッチを含むことを特徴とする第1の態様に従うレーダ用発振器が提供される。

[0023] 上記目的を達成するために、本発明の第7の態様によると、
前記発振部は、該発振部を発振可能範囲外にするための素子を有し、
前記スイッチ手段は、前記発振部を発振可能範囲外にするための素子を、前記レーダ波の送信タイミングを示すパルス信号に基づいて前記発振部に対して接離することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第2のスイッチを含むことを特徴とする第1の態様に従うレーダ用発振器が提供される。

[0024] 上記目的を達成するために、本発明の第8の態様によると、
前記発振部は、前記発振部における前記増幅器手段への電源供給ラインを有し、
前記スイッチ手段は、前記発振部における前記増幅器手段への電源供給ラインを前記レーダ波の送信タイミングを示すパルス信号に基づいて開閉することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第3のスイッチを含むことを特徴とする第1の態様に従うレーダ用発振器が提供される。

[0025] 上記目的を達成するために、本発明の第9の態様によると、
前記発振部は、高周波アースライン、前記発振部における前記増幅器手段への電源供給ライン及び前記発振部を発振可能範囲外にするための素子を選択的に有し、
前記スイッチ手段は、
前記発振部における前記増幅器手段の入力部または出力部の少なくとも一方と前記高周波アースラインとの間を前記レーダ波の送信タイミングを示すパルス信号に基づいて開閉することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第1のスイッチと、
前記発振部を発振可能範囲外にするための素子を前記レーダ波の送信タイミングを示すパルス信号に基づいて前記発振部に対して接離することにより、前記発振部

の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第2のスイッチと、

前記発振部における前記増幅器手段への電源供給ラインを前記レーダ波の送信タイミングを示すパルス信号に基づいて開閉することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第3のスイッチとを、選択的に組合せた複数のスイッチを含むことを特徴とする第1の態様に従うレーダ用発振器が提供される。

[0026] 上記目的を達成するために、本発明の第10の態様によると、

前記発振部は、高周波アースラインを有し、

前記スイッチ手段は、前記発振部における前記増幅器手段の入力部または出力部の少なくとも一方と前記発振部の高周波アースラインとの間を前記レーダ波の送信タイミングを示すパルス信号に基づいて開閉することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第1のスイッチを含むことを特徴とする第2の態様に従うレーダ用発振器が提供される。

[0027] 上記目的を達成するために、本発明の第11の態様によると、

前記発振部は、該発振部における前記共振器の共振周波数を前記発振部の発振可能範囲外にするための素子を有し、

前記スイッチ手段は、前記発振部における前記共振器の共振周波数を前記発振部の発振可能範囲外にするための素子を、前記レーダ波の送信タイミングを示すパルス信号に基づいて前記共振器に対して接離することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第2のスイッチを含むことを特徴とする第2の態様に従うレーダ用発振器が提供される。

[0028] 上記目的を達成するために、本発明の第12の態様によると、

前記発振部は、前記発振部における前記増幅器手段への電源供給ラインを有し、

前記スイッチ手段は、前記発振部における前記増幅器手段への電源供給ラインを前記レーダ波の送信タイミングを示すパルス信号に基づいて開閉することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第3のスイッチを含むことを特徴とする第2の態様に従うレーダ用発振器が提供さ

れる。

[0029] 上記目的を達成するために、本発明の第13の態様によると、

前記発振部は、高周波アースライン、前記発振部における前記増幅器手段への電源供給ライン及び前記発振部における前記共振器の共振周波数を前記発振部における発振可能範囲外にするための素子を選択的に有し、

前記スイッチ手段は、

前記発振部における前記増幅器手段の入力部または出力部の少なくとも一方と前記高周波アースラインとの間を前記レーダ波の送信タイミングを示すパルス信号に基づいて開閉することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第1のスイッチと、

前記発振部における前記共振器の共振周波数を発振可能範囲外にするための素子を前記レーダ波の送信タイミングを示すパルス信号に基づいて前記共振器に対して接離することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第2のスイッチと、

前記発振部における前記増幅器手段への電源供給ラインを前記レーダ波の送信タイミングを示すパルス信号に基づいて開閉することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第3のスイッチとを、選択的に組合せた複数のスイッチを含むことを特徴とする第2の態様に従うレーダ用発振器が提供される。

[0030] 上記目的を達成するために、本発明の第14の態様によると、

前記発振部は、高周波アースラインを有し、

前記スイッチ手段は、前記発振部における前記増幅器手段としての前記複数の増幅器の最前段の増幅器の入力部または前記複数の増幅器の最終段の増幅器の出力部の少なくとも一方と前記発振部の高周波アースラインとの間を前記レーダ波の送信タイミングを示すパルス信号に基づいて開閉することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第1のスイッチを含むことを特徴とする第3の態様に従うレーダ用発振器が提供される。

[0031] 上記目的を達成するために、本発明の第15の態様によると、

前記発振部は、該発振部を発振可能範囲外にするための素子を有し、
前記スイッチ手段は、前記発振部を発振可能範囲外にするための素子を、前記レーダ波の送信タイミングを示すパルス信号に基づいて前記発振部に対して接離することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第2のスイッチを含むことを特徴とする第3の態様に従うレーダ用発振器が提供される。

[0032] 上記目的を達成するために、本発明の第16の態様によると、

前記発振部は、前記発振部における前記増幅器手段としての前記複数の増幅器への電源供給ラインを有し、

前記スイッチ手段は、前記発振部における前記複数の増幅器における少なくとも一つの増幅器への電源供給ラインを前記レーダ波の送信タイミングを示すパルス信号に基づいて開閉することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第3のスイッチを含むことを特徴とする第3の態様に従うレーダ用発振器が提供される。

[0033] 上記目的を達成するために、本発明の第17の態様によると、

前記発振部は、高周波アースライン、前記発振部における前記増幅器手段としての前記複数の増幅器への電源供給ライン及び前記発振部を発振可能範囲外にするための素子を選択的に有し、

前記スイッチ手段は、

前記発振部における前記増幅器手段としての前記複数の増幅器の最前段の増幅器の入力部または前記複数の増幅器の最終段の増幅器の出力部の少なくとも一方と前記発振部の高周波アースラインとの間を前記レーダ波の送信タイミングを示すパルス信号に基づいて開閉することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第1のスイッチと、

前記発振部を発振可能範囲外にするための素子を、前記レーダ波の送信タイミングを示すパルス信号に基づいて前記発振部に対して接離することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第2のスイッチと、

前記発振部における前記複数の増幅器における少なくとも一つの増幅器への電源供給ラインを前記レーダ波の送信タイミングを示すパルス信号に基づいて開閉することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第3のスイッチとを、選択的に組合せた複数のスイッチを含むことを特徴とする第3の態様に従うレーダ用発振器が提供される。

[0034] 上記目的を達成するために、本発明の第18の態様によると、

前記発振部は、高周波アースラインを有し、

前記スイッチ手段は、前記発振部における前記増幅器手段としての前記FETの入力部または出力部の少なくとも一方と前記発振部の高周波アースラインとの間を前記レーダ波の送信タイミングを示すパルス信号に基づいて開閉することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第1のスイッチを含むことを特徴とする第4の態様に従うレーダ用発振器が提供される。

[0035] 上記目的を達成するために、本発明の第19の態様によると、

前記発振部は、該発振部における前記共振器の共振周波数を前記発振部の発振可能範囲外にするための素子を有し、

前記スイッチ手段は、前記発振部における前記共振器の共振周波数を前記発振部の発振可能範囲外にするための素子を、前記レーダ波の送信タイミングを示すパルス信号に基づいて前記発振部に対して接離することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第2のスイッチを含むことを特徴とする第4の態様に従うレーダ用発振器が提供される。

[0036] 上記目的を達成するために、本発明の第20の態様によると、

前記発振部は、前記発振部における前記増幅器手段としての前記FETへの電源供給ラインを有し、

前記スイッチ手段は、前記発振部における前記FETへの電源供給ラインを前記レーダ波の送信タイミングを示すパルス信号に基づいて開閉することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第3のスイッチを含むことを特徴とする第4の態様に従うレーダ用発振器が提供される。

[0037] 上記目的を達成するために、本発明の第21の態様によると、

前記発振部は、高周波アースライン、前記発振部における前記増幅器手段としての前記FETへの電源供給ライン及び前記発振部における前記共振器の共振周波数を前記発振部の発振可能範囲外にするための素子を選択的に有し、

前記スイッチ手段は、

前記発振部における前記増幅器手段としての前記FETの入力部または出力部の少なくとも一方と前記発振部の高周波アースラインとの間を前記レーダ波の送信タイミングを示すパルス信号に基づいて開閉することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第1のスイッチと、

前記発振部における前記共振器の共振周波数を前記発振部の発振可能範囲外にするための素子を、前記レーダ波の送信タイミングを示すパルス信号に基づいて前記発振部に対して接離することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第2のスイッチと、

前記発振部における前記FETへの電源供給ラインを前記レーダ波の送信タイミングを示すパルス信号に基づいて開閉することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第3のスイッチとを、選択的に組合せた複数のスイッチを含むことを特徴とする第4の態様に従うレーダ用発振器が提供される。

[0038] 上記目的を達成するために、本発明の第22の態様によると、

前記発振部は、高周波アースラインを有し、

前記スイッチ手段は、前記発振部における前記増幅器手段としての前記複数の増幅器の最前段の増幅器の入力部または前記複数の増幅器の最終段の増幅器の出力部の少なくとも一方と前記発振部の高周波アースラインとの間を前記レーダ波の送信タイミングを示すパルス信号に基づいて開閉することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第1のスイッチを含むことを特徴とする第5の態様に従うレーダ用発振器が提供される。

[0039] 上記目的を達成するために、本発明の第23の態様によると、

前記発振部は、該発振部を発振可能範囲外にするための素子を有し、

前記スイッチ手段は、前記発振部を発振可能範囲外にするための素子を、前記レーダ波の送信タイミングを示すパルス信号に基づいて前記発振部に対して接離することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第2のスイッチを含むことを特徴とする第5の態様に従うレーダ用発振器が提供される。

[0040] 上記目的を達成するために、本発明の第24の態様によると、

前記発振部は、前記発振部における前記増幅器手段としての前記複数の増幅器への電源供給ラインを有し、

前記スイッチ手段は、前記発振部における前記複数の増幅器における少なくとも一つの増幅器への電源供給ラインを前記レーダ波の送信タイミングを示すパルス信号に基づいて開閉することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第3のスイッチを含むことを特徴とする第5の態様に従うレーダ用発振器が提供される。

[0041] 上記目的を達成するために、本発明の第25の態様によると、

前記発振部は、高周波アースライン、前記発振部における前記増幅器手段としての前記複数の増幅器への電源供給ライン及び前記発振部を発振可能範囲外にするための素子を選択的に有し、

前記スイッチ手段は、

前記発振部における前記増幅器手段としての前記複数の増幅器の最前段の増幅器の入力部または前記複数の増幅器の最終段の増幅器の出力部の少なくとも一方と前記発振部の高周波アースラインとの間を前記レーダ波の送信タイミングを示すパルス信号に基づいて開閉することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第1のスイッチと、

前記発振部を発振可能範囲外にするための素子を、前記レーダ波の送信タイミングを示すパルス信号に基づいて前記発振部に対して接離することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第2のスイッチと、

前記発振部における前記複数の増幅器における少なくとも一つの増幅器への電源

供給ラインを前記レーダ波の送信タイミングを示すパルス信号に基づいて開閉することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第3のスイッチとを、選択的に組合せた複数のスイッチを含むことを特徴とする第5の態様に従うレーダ用発振器が提供される。

[0042] 以上のように本発明のレーダ用発振器では、発振部の動作状態そのものをスイッチによってパルス信号のレベルに応じて発振状態と発振停止状態との間で交互に切り替えているので、発振状態では発振信号を出力するが、発振停止状態ではリークを発生させることなく、パルス信号のレベルに応じた発振信号の断続的な出力が可能となる。

[0043] また、本発明のレーダ用発振器では、増幅器の入力部または出力部の少なくとも一方と高周波のアースラインとの間をスイッチにより開閉することにより、スイッチが開いているとき増幅器に対して正帰還がかかって発振状態となり、スイッチが閉じているとき増幅器に対して正帰還がかからず、発振動作が停止する発振停止状態となる。

[0044] この場合、増幅器としては定常的に動作状態にあるので、スイッチの切り替わりに対して高速応答性を確保しながら、発振状態では発振信号を出力するが、発振停止状態ではリークを発生させることなく、パルス信号のレベルに応じた発振信号の断続的な出力が可能となる。

[0045] また、本発明のレーダ用発振器では、共振器の共振周波数を発振可能範囲外にするための素子をスイッチによって接離することにより、スイッチによって素子が共振器から切り離されたとき共振器の共振周波数が所望の発振動作範囲内となり、その周波数の信号が正帰還されて発振状態となり、スイッチによって素子が共振器に接続されたとき共振器の共振周波数が発振動作範囲外となって正帰還がかからず発振動作が停止する発振停止状態となる。

[0046] この場合も、増幅器としては定常的に動作状態にあるので、スイッチの切り替わりに対して高速な応答性をもちながら、発振状態では発振信号を出力するが、発振停止状態ではリークを発生させることなく、パルス信号のレベルに応じた発振信号の断続的な出力が可能となる。

[0047] また、本発明のレーダ用発振器では、増幅器の電源供給ラインをスイッチによって

開閉することにより、スイッチが閉じて増幅器に対して電源供給がなされると発振状態となり、スイッチが開いて増幅器に対する電源供給が停止されると発振動作が停止する発振停止状態となる。

[0048] この場合、発振状態では発振信号を出力するが、発振停止状態では電源供給の停止により増幅器自体の動作が停止しているので、リークを発生させることなく、パルス信号のレベルに応じた発振信号の断続的な出力が可能となる。

[0049] なお、本発明において、スイッチにより供給を停止する電源は増幅器の主電源(B電源)だけでなく、バイアス電源(C電源)も含むものとする。

[0050] また、本発明のレーダ用発振器では、上記の各スイッチを選択的に組合せることにより、前記同様に発振状態では発振信号を出力するが、発振停止状態ではより確実にリーク発生を防止して、パルス信号のレベルに応じた発振信号を断続的に出力することが可能となる。

図面の簡単な説明

[0051] [図1]図1は、本発明によるレーダ用発振器の第1の実施形態の概略的な構成を示すブロック図である。

[図2]図2は、図1に示した第1の実施形態によるレーダ用発振器の具体的な回路構成を例示する図である。

[図3A]図3Aは、図1に示した第1の実施形態によるレーダ用発振器の動作を説明するために示すパルス信号のタイミング図である。

[図3B]図3Bは、図1に示した第1の実施形態によるレーダ用発振器の動作を説明するために示す発振信号の出力タイミング図である。

[図4]図4は、本発明によるレーダ用発振器の第2の実施形態の概略的な構成を示すブロック図である。

[図5]図5は、図4に示した第2の実施形態によるレーダ用発振器の具体的な回路構成を示す図である。

[図6]図6は、本発明によるレーダ用発振器の第3の実施形態の具体的な回路構成を例示する図である。

[図7]図7は、本発明によるレーダ用発振器の第4の実施形態の概略的な構成を示す

ブロック図である。

[図8]図8は、図7に示した第4の実施形態によるレーダ用発振器の具体的な回路構成を示す図である。

[図9]図9は、本発明によるレーダ用発振器の第5の実施形態の概略的な構成を示すブロック図である。

[図10]図10は、図9に示した本発明の第5の実施形態によるレーダ用発振器の変形例の概略的な構成を示すブロック図である。

[図11]図11は、従来のレーダ用発振器の概略的な構成を示すブロック図である。

[図12A]図12Aは、図11に示した従来のレーダ用発振器の動作を説明するために示すパルス信号のタイミング図である。

[図12B]図12Bは、図11に示した従来のレーダ用発振器の動作を説明するために示す発振信号の出力タイミング図である。

[図13]図13は、図1に示した本発明の第1の実施形態によるレーダ用発振器の変形例の概略的な構成を示すブロック図である。

[図14]図14は、図1に示した本発明の第1の実施形態によるレーダ用発振器の変形例の概略的な構成を示すブロック図である。

[図15]図15は、図1に示した本発明の第1の実施形態によるレーダ用発振器の変形例の概略的な構成を示すブロック図である。

[図16]図16は、図6に示した本発明の第3の実施形態によるレーダ用発振器の変形例の概略的な構成を示すブロック図である。

[図17]図17は、図6に示した発明の第3の実施形態によるレーダ用発振器の変形例の概略的な構成を示すブロック図である。

[図18]図18は、図4に示した本発明の第2の実施形態によるレーダ用発振器の変形例の概略的な構成を示すブロック図である。

[図19]図19は、図9に示した本発明の第5の実施形態によるレーダ用発振器の変形例の概略的な構成を示すブロック図である。

[図20]図20は、図9に示した本発明の第5の実施形態によるレーダ用発振器の変形例の概略的な構成を示すブロック図である。

[図21]図21は、図9に示した本発明の第5の実施形態によるレーダ用発振器の変形例の概略的な構成を示すブロック図である。

[図22]図22は、図9に示した本発明の第5の実施形態によるレーダ用発振器の変形例の概略的な構成を示すブロック図である。

[図23]図23は、図9に示した本発明の第5の実施形態によるレーダ用発振器の変形例の概略的な構成を示すブロック図である。

[図24]図24は、図9に示した本発明の第5の実施形態によるレーダ用発振器の変形例の概略的な構成を示すブロック図である。

[図25]図25は、図9に示した本発明の第5の実施形態によるレーダ用発振器の変形例の概略的な構成を示すブロック図である。

[図26]図26は、図9に示した本発明の第5の実施形態によるレーダ用発振器の変形例の概略的な構成を示すブロック図である。

[図27]図27は、図9に示した本発明の第5の実施形態によるレーダ用発振器の変形例の概略的な構成を示すブロック図である。

[図28]図28は、図1に示した本発明の第1の実施形態によるレーダ用発振器の変形例の具体的な回路構成を示す図である。

[図29]図29は、図1に示した本発明の第1の実施形態によるレーダ用発振器の変形例の具体的な回路構成を示す図である。

[図30]図30は、図7に示した本発明の第4の実施形態によるレーダ用発振器の変形例の具体的な回路構成を示す図である。

[図31]図31は、図6に示した本発明の第3の実施形態によるレーダ用発振器の変形例の具体的な回路構成を示す図である。

[図32]図32は、図4に示した本発明の第2の実施形態によるレーダ用発振器の変形例の具体的な回路構成を示す図である。

[図33]図33は、図9に示した本発明の第5の実施形態によるレーダ用発振器の変形例の概略的な構成を示すブロック図である。

[図34]図34は、図9に示した本発明の第5の実施形態によるレーダ用発振器の変形例の概略的な構成を示すブロック図である。

[図35]図35は、本発明によるレーダ用発振器の第6の実施形態の概略的な構成を示すブロック図である。

[図36]図36は、図35に示した本発明の第6の実施形態によるレーダ用発振器の具体的な回路構成を示す図である。

[図37]図37は、図35に示した本発明の第6の実施形態によるレーダ用発振器の変形例の概略的な構成を示すブロック図である。

[図38]図38は、図36に示した本発明の第6の実施形態によるレーダ用発振器の変形例の具体的な回路構成を示す図である。

発明を実施するための最良の形態

[0052] まず、本発明によるレーダ用発振器の基本的な構成は、後述する図1、図28、図29、図35に示すように、増幅器(手段)22と、該増幅器(手段)22と共に所定の周波数での発振に寄与するために、前記増幅器(手段)22の出力側から入力側に正帰還をかける帰還回路24及び前記増幅器(手段)22の入力部または出力部に接続された前記所定の周波数で共振する共振器23との少なくとも一方とを有し、発振状態及び発振停止状態において前記増幅器(手段)22の出力側から前記所定の周波数を有する発振信号を出力及び停止する発振部21と、前記発振部21に接続され、レーダ波の送信タイミングを示すパルス信号を受けて、該パルス信号のレベルに応じて前記発振信号の出力を断続させるために、前記発振部21の動作状態を、前記パルス信号の第1及び第2のレベルで前記発振状態及び前記発振停止状態との間で交互に切り替える電子スイッチからなるスイッチ (手段)30とを具備する。

[0053] 以下、本発明によるレーダ用発振器の幾つかの実施形態を図面を参照して説明する。

[0054] (第1実施形態)

図1は、本発明の第1実施形態に係るレーダ用発振器20の概略的な構成を示すブロック図である。

[0055] このレーダ用発振器20は、発振部21と、該発振部21に接続されたスイッチ30によって構成されている。

[0056] 発振部21は、増幅器22と、該増幅器22の出力部(後述する図13に示すように、増

幅器22の入力部でもよい)に接続され、該増幅器22と共に所定の周波数での発振に寄与するもので、発振部21としての発振周波数を決定する共振周波数を有する共振器23と、増幅器22の出力を入力側に正帰還して、共振器23で決まる所定の周波数を有する発振信号Sを出力させる帰還回路24とにより構成されている。

[0057] ここで、増幅器22は反転型、同相型のいずれでもよく、それに応じて帰還回路24を構成すればよい。

[0058] 例えば、増幅器22が反転型の場合、帰還回路24を反転型にすることにより、増幅器22に対して正帰還をかけることができる。

[0059] また、増幅器22が同相型の場合には、帰還回路24を同相型(単純にはコンデンサ等でよい)にすることにより、増幅器22に対して正帰還をかけることができる。

[0060] 一方、スイッチ30は、後述するように、バイポーラトランジスタ、電界効果トランジスタ、ダイオード等の電子スイッチからなり、その制御信号入力端に、レーダ波の送信タイミングを示すパルス信号Pを受け、該パルス信号Pの第1及び第2のレベルに応じて発振部21の動作状態を、発振状態及び発振停止状態との間で交互に切り替える。

[0061] この実施形態では、スイッチ30は、増幅器22の入力部(後述する図13に示すように、増幅器22の出力部でもよい)とアースライン(高周波的なアースラインであり、正負電源ラインのいずれでもよい)との間を開閉できるように接続されている。

[0062] スwitch30は、パルス信号Pが第1のレベル(例えば、ローレベル)のとき開いて発振部21を発振状態にして発振信号Sを出力させ、パルス信号Pが第2のレベル(例えば、ハイレベル)のとき閉じて、増幅器22の入力部をアースラインに接続する。

[0063] この増幅器22の入力部のアースラインへの接続により、増幅器22の出力側から入力側への正帰還がかからなくなり、発振部21は発振停止状態となる。

[0064] なお、実際には、スイッチ30自体のオン抵抗により僅かな正帰還がかかるが、発振部21での発振を継続させるのに必要な帰還量には至らない。

[0065] このような発振部21は、増幅器(手段)22と、該増幅器(手段)22と共に所定の周波数での発振に寄与するために、所定の周波数で共振する共振器23及び増幅器(手段)22の出力側から入力側に正帰還をかける帰還回路(24)の両方を有して構成されていると見なすことができる。

- [0066] そして、発振部21に接続されるスイッチ(手段)30がレーダ波の送信タイミングを示すパルス信号Pを受けて、該パルス信号Pのレベルに応じて前記発振信号の出力を断続させるために、前記発振部21の動作状態を、前記パルス信号Pの第1及び第2のレベルで発振状態及び発振停止状態との間で交互に切り替えることにより、図1のレーダ用発振器20は、根本的にリークを発生させることなく発振信号Sを断続的に出力することが可能となる。
- [0067] 図2は、図1に示した第1実施形態のレーダ用発振器20の具体的な回路構成を示す図である。
- [0068] 図2に示すレーダ用発振器20の発振部21は、コイルL1とコンデンサC1との並列接続で形成される共振器23aと、この共振器23aを負荷とするトランジスタQ1と、ベース抵抗R1からなる増幅器22aと、コイルL2とコンデンサC2との並列接続で形成される共振器23bと、この共振器23bを負荷とするトランジスタQ2と、ベース抵抗R2からなる増幅器22bとを有している。
- [0069] また、トランジスタQ1のコレクタ(増幅器22aの出力)とトランジスタQ2のベース(増幅器22bの入力)との間は、後述するように、帰還回路24の一部を構成するコンデンサC3を介して接続されている。
- [0070] また、トランジスタQ2のコレクタ(増幅器22bの出力)とトランジスタQ1のベース(増幅器22aの入力)との間は、後述するように、帰還回路24の一部を構成するコンデンサC4を介して接続されている。
- [0071] そして、両トランジスタQ1、Q2のエミッタは、定電流源I1を介して負電源Veに接続されている。
- [0072] また、ベース抵抗R1、R2は、バイアス電源Vbに接続されている。
- [0073] この発振部21は、トランジスタQ1、Q2が交互にオンオフして発振動作を継続するもので、一方の増幅器22aを増幅器の主体とすれば、他方の増幅器22bは、増幅器22aの出力を増幅器22bで反転増幅して増幅器22aの入力側に正帰還するための帰還回路24を構成していることになる。
- [0074] また、増幅器22aを前段、増幅器22bを後段とする1つの同相増幅器と見なせば、後段の増幅器22bから前段の増幅器22aに信号を帰還しているコンデンサC4が帰

還回路24を構成していることになる。

[0075] なお、図2の構成による発振部21では、位相が互いに反転した2相の発振信号S1、S2を出力させることができる。

[0076] 一方、スイッチ30は、トランジスタQ3からなる。

[0077] ここで、トランジスタQ3は、そのコレクタがアースラインに接続され、そのエミッタが増幅器22aのトランジスタQ1(他方のトランジスタQ2でもよい)のベースに接続されている。

[0078] これにより、トランジスタQ3は、ベースで受けたパルス信号Pがローレベルのとき、そのコレクタ・エミッタ間を開状態とし、発振部21の正帰還ループを維持して、発振部21を発振状態にする。

[0079] また、トランジスタQ3は、ベースで受けたパルス信号Pがハイレベルのとき、そのコレクタ・エミッタ間を閉状態として、発振部21に正帰還がかからないようにし、発振部21を発振停止状態にする。

[0080] このような図2の発振部21は、図1との構成と同様に、少なくとも、所定の周波数での発振に寄与する増幅器(手段)22を有し、それに加えて、所定の周波数での発振を促進し且つ安定化する共振器23及び帰還回路24から構成されていると見なすことができる。

[0081] そして、図1との構成と同様に、発振部21に接続されるスイッチ(手段)30がレーダ波の送信タイミングを示すパルス信号Pを受けて、該パルス信号Pのレベルに応じて前記発振信号の出力を断続させるために、前記発振部21の動作状態を、前記パルス信号Pの第1及び第2のレベルで発振状態及び発振停止状態との間で交互に切り替えることにより、図2のレーダ用発振器20は、レーダ波の送信タイミングを示すパルス信号に応じてリークを発生させることなく発振信号Sを断続的に出力することが可能となる。

[0082] 図3A, Bは、図1及び図2に示したレーダ用発振器20の動作を説明するために示すタイミング図である。

[0083] すなわち、図3Aに示すようにパルス信号Pがローレベルのときには、図3Bに示すようにレーダ用発振器20の発振部21から約300mV(p-p)の発振信号Sが出力され

る。

[0084] また、図3Aに示すようにパルス信号Pがハイレベルのときには、図3Bに示すように発振部21の発振動作が停止しているので、レーダ用発振器20からリーク成分は発生しない。

[0085] 図13は、図1に示した本発明の第1の実施形態によるレーダ用発振器20の変形例の概略的な構成を示すブロック図である。

[0086] この図13に示すレーダ用発振器20においては、前述したように、共振器23が増幅器22の入力部に接続されていると共に、スイッチ30が増幅器22の出力部とアースライン(高周波的なアースラインであり、正負電源ラインのいずれでもよい)との間を開閉できるように接続されている以外の構成は、図1に示したレーダ用発振器20の構成と同様である。

[0087] 図14及び図15は、それぞれ、図1に示した本発明の第1の実施形態によるレーダ用発振器20の変形例の概略的な構成を示すブロック図である。

[0088] これらの図14及び図15に示すレーダ用発振器20においては、発振部21の増幅器(手段)22として複数の増幅器22a、22bが従続接続される場合であって、複数の増幅器22a、22bの最終段の増幅器22bの出力側から最前段の増幅器22aの入力側に正帰還をかける帰還回路24と、複数の増幅器22a、22bの従続接続部に接続された所定の周波数で共振する共振器23aと、複数の増幅器22a、22bの最終段の増幅器22bの出力側に接続された所定の周波数で共振する共振器23bとをさらに有し、複数の増幅器の最終段の増幅器22bの出力側から前記共振器23a、23bによって決まる所定の周波数を有する発振信号を出力するように構成されている以外の構成は、図1に示したレーダ用発振器20の構成と同様である。

[0089] なお、図15に示すレーダ用発振器20には、複数の増幅器22a、22bの従続接続部に接続された所定の周波数で共振する一つの共振器23のみが備えられている。

[0090] 図28は、図1に示した本発明の第1の実施形態によるレーダ用発振器20の変形例の具体的な回路構成を示す図である。

[0091] 図28に示すレーダ用発振器20においては、ダイオードD1からなるスイッチ30Aが発振部21を構成する増幅器手段としての電界効果トランジスタ(FET)Q10からなる

増幅器22の入力部とアースライン(高周波的なアースラインであり、正負電源ラインのいずれでもよい)との間を開閉できるように接続されていると共に、共振器23がインダクタL13とコンデンサC11、C12とのいわゆる π 型の共振器として構成されており、この共振器23の出力側から増幅器22の入力部に正帰還をかける帰還回路24が接続されている以外は、図1に示すレーダ用発振器20の構成と同様である。

[0092] このような図28に示す発振部21は、増幅器(手段)22と、該増幅器(手段)22と共に所定の周波数での発振に寄与するために、所定の周波数で共振する共振器23と該共振器23の出力側から増幅器22の入力部に正帰還をかける帰還回路24の両方を有して構成されていると見なすことができる。

[0093] なお、図28においては、ダイオードD1からなるスイッチ30への電源(Vd)及びFETからなる増幅器22への電源(Vg)ラインに対してインダクタL11及びインダクタL12が接続されていると共に、共振器23の出力側に所定の周波数を有する発振信号を出力するための結合コンデンサC13が接続されている。

[0094] また、図28に示すレーダ用発振器20において、上記したスイッチ30Aに代えてあるいは選択的に組み合わせ可能な複数のスイッチとして、図示破線で示すようなFETQ10からなる増幅器22の出力側を高周波的なアースラインに対して開閉するためのスイッチ30Bと、FETQ10からなる増幅器22への電源(Vd)を開閉するためのスイッチ30Cとがそれぞれ単独または所定の組み合わせによって備えられていてもよい。

[0095] さらに、図28に示すレーダ用発振器20において、上記したスイッチ30Aに代えてあるいは選択的に組み合わせ可能な複数のスイッチとして、図示破線で示すような共振器23の共振周波数を発振可能範囲外にするための素子を、前記レーダ波の送信タイミングを示すパルス信号に基づいて前記共振器23に対して接離するためのスイッチ30Dが単独または上記各スイッチ30A, 30B, 30Cとの所定の組み合わせによって備えられていてもよい。

[0096] なお、図28に示すレーダ用発振器20において、共振器23の共振周波数を発振可能範囲外にするための素子を、前記レーダ波の送信タイミングを示すパルス信号に基づいて前記共振器23に対して接離するためのスイッチ30Dについては、後述する図6に示す第3実施形態のレーダ用発振器20において詳細に説明される。

[0097] 図29は、図1に示した本発明の第1の実施形態によるレーダ用発振器20の変形例の具体的な回路構成を示す図である。

[0098] 図29に示すレーダ用発振器20においては、発振部21の増幅器(手段)22が電界効果トランジスタ(FET)Q12と該FETQ12に接続され該FETQ12が所定の周波数での発振に寄与する負性抵抗を発生するような長さの分布定数線路NRとで構成されるとき、前記FETQ12の入力部に接続された長さが前記所望の周波数の $\lambda/4$ になるような分布定数線路とで構成された前記所定の周波数で共振する共振器23を有し、前記FETQ12の入力部を高周波的なアースラインとしての電源(Vg)ラインに対して開閉するためのスイッチ30Aとして別の電界効果トランジスタ(FET)Q11が用いられていると共に、発振部21の発振状態及び発振停止状態において増幅器(手段)22としてのFETQ12の出力側から共振器23によって決まる所定の周波数を有する発振信号を出力及び停止するように構成されている以外は、図1に示したレーダ用発振器20の構成と同様である。

[0099] このような図29に示す発振部21は、FETQ12と該FETQ12が所定の周波数での発振に寄与する負性抵抗を発生するような長さの分布定数線路NRとで構成される増幅器(手段)22と、該増幅器(手段)22と共に所定の周波数での発振に寄与するために、所定の周波数で共振する共振器23のみを有して構成されていると見なすことができる。

[0100] なお、図29においては、FETQ11からなるスイッチ30Aへの電源(Vg)及びFETQ12からなる増幅器22への電源(Vd)ラインに対してインダクタL21及びインダクタL22が接続されていると共に、共振器23とFETからなる増幅器22の入力側との間に結合コンデンサC22が接続されており、FETからなる増幅器22の出力側に所定の周波数を有する発振信号を出力するための結合コンデンサC22が接続されている。

[0101] また、図29に示すレーダ用発振器20において、上記したスイッチ30Aに代えてあるいは選択的に組み合わせ可能な複数のスイッチとして、図示破線で示すようなFETQ12からなる増幅器22の出力側を高周波的なアースラインに対して開閉するためのスイッチ30Bと、FETQ12からなる増幅器22への電源(Vd)を開閉するためのスイッチ30Cとがそれぞれ単独または所定の組み合わせによって備えられていてもよい。

- [0102] さらには、図29に示すレーダ用発振器20において、上記したスイッチ30Aに代えてあるいは選択的に組み合わせ可能な複数のスイッチとして、図示破線で示すような共振器23の共振周波数を発振可能範囲外にするための素子を、前記レーダ波の送信タイミングを示すパルス信号に基づいて前記共振器23に対して接離するためのスイッチ30Dが単独または上記各スイッチ30A, 30B, 30Cとの所定の組み合わせによって備えられていてもよい。
- [0103] なお、図29に示すレーダ用発振器20において、共振器23の共振周波数を発振可能範囲外にするための素子を、前記レーダ波の送信タイミングを示すパルス信号に基づいて前記共振器23に対して接離するためのスイッチ30Dについては、後述する図6に示す第3実施形態のレーダ用発振器20において詳細に説明される。
- [0104] （第2実施形態）
- 図4は本発明の第2実施形態に係るレーダ用発振器20の概略的な構成を示すブロック図である。
- [0105] 図5は、図4に示した第2実施形態のレーダ用発振器20の具体的な回路構成を例示する図である。
- [0106] 図4及び図5において、前述した図1及び図2に示す第1実施形態のレーダ用発振器20と同一部分には同一符号を付して重複する部分の詳細説明を省略するものとする。
- [0107] 上記第1実施形態のレーダ用発振器20では、スイッチ30を、増幅器22の入力側とアースラインの間に接続することにより、スイッチ30を閉じた状態では発振部21に正帰還がかからないようにしている。
- [0108] これに対し、図4及び図5に示す第2実施形態のレーダ用発振器20では、スイッチ30を増幅器22の出力側（後述する変形例で示すように、増幅器22の入力側でもよい。）とアースラインとの間、すなわち、共振器23と並列に接続することにより、スイッチ30を閉じた状態では発振部21に正帰還がかからないようにしている。
- [0109] この場合、パルス信号Pによりスイッチ30を閉じて増幅器22の出力側をアースラインに接続する（共振器23を短絡させる）ことにより、前記と同様に増幅器22の入力側への正帰還がかからなくなり、発振部21は発振停止状態となる。

- [0110] なお、図5に示した具体的な回路構成では、一方の共振器23aにスイッチ30を並列接続しているが、破線で示しているように他方の共振器23b側にスイッチ30を並列接続してもよい。
- [0111] また、2つの共振器23a、22bにそれぞれ並列接続された2つのスイッチ30を共通のパルス信号Pによってオンオフさせる構成としてもよい。
- [0112] 図18は、図4に示した本発明の第2の実施形態によるレーダ用発振器20の変形例の概略的な構成を示すブロック図である。
- [0113] 図18に示すレーダ用発振器20では、スイッチ30を前述したように増幅器22の出力側でなく、増幅器22の入力側とアースラインとの間、すなわち、増幅器22の入力側に接続されている共振器23と並列に接続することにより、スイッチ30を閉じた状態では発振部21に正帰還がかからないように構成されている以外の構成は、図4に示したレーダ用発振器20の構成と基本的には同様である。
- [0114] 図32は、図4に示した本発明の第2の実施形態によるレーダ用発振器20の変形例の具体的な回路構成を示す図である。
- [0115] 図32に示すレーダ用発振器20においては、図4に示したレーダ用発振器20におけるバイアス電源Vbを省略可能とした簡易な構成とした以外は、図4に示したレーダ用発振器20の構成と基本的には同様である。
- [0116] 以上により、本発明の第2の実施形態によるレーダ用発振器によっても、レーダ波の送信タイミングを示すパルス信号に応じてリークを発生させることなく、発振信号を断続的に出力することが可能となる。
- [0117] (第3実施形態)
- 図6は、本発明の第3実施形態に係るレーダ用発振器20の要部の具体的な回路構成を示す図である。
- [0118] 上記第1及び第2実施形態に係るレーダ用発振器20では、増幅器22の入力部または出力部の少なくとも一方と発振部21の高周波アースラインとの間を前記レーダ波の送信タイミングを示すパルス信号に基づいてスイッチによって開閉することにより、発振部21の動作状態を、発振状態と発振停止状態との間で交互に切り替えるようにしている。

- [0119] すなわち、上記第1及び第2実施形態に係るレーダ用発振器20では、発振停止状態では、実質的に、スイッチにより帰還回路24を含む正帰還ループをアースラインに接続して正帰還がかからないようにしている。
- [0120] ところで、上記のような2つの共振器23a、23bを有する発振部21の場合、両共振器23a、23bの共振周波数が等しいことが発振条件の一つとなる。
- [0121] そこで、この第3実施形態のレーダ用発振器20では、一方の共振器の共振周波数を所望の発振周波数から大きくかけ離れた周波数に切り替えることによって、正帰還がかからないようにしている。
- [0122] すなわち、この第3実施形態のレーダ用発振器20では、図6に示すように、スイッチ30によってコイルLxを一方の共振器23aに接続して当該共振器23aの共振周波数を他方の共振器23b(図示省略)の共振周波数よりも大幅に上げてしまうことにより、正帰還がかからないようにして、発振動作を停止させるようにしている。
- [0123] なお、この共振器の共振周波数を発振可能範囲外に変化させて正帰還がかからないようにする技術は、上記のように2つの共振器23a、23bを有する発振器だけでなく、後述する変形例に示すように、共振器が一つの発振器の場合についても適用できる。
- [0124] そして、上記したような第1乃至第3実施形態によるレーダ用発振器20では、それぞれ増幅器(手段)22の入力側に正帰還が十分かからないようにすることによって発振停止状態としているものの、増幅器(手段)22自体は定常的に能動状態にあるので、スイッチ30の切り替わりに対して高速な応答性をもちながら、リークを発生させることなく、パルス信号Pのレベルに応じた発振信号の断続的な出力が可能となる。
- [0125] 図16及び図17は、図6に示した本発明の第3の実施形態によるレーダ用発振器20の変形例の概略的な構成を示すブロック図である。
- [0126] これらの図16及び図17に示すレーダ用発振器20においては、前述したように、共振器の共振周波数を発振可能範囲外に変化させて正帰還がかからないようにする技術を、増幅器22の入力側または出力側に接続される一つの共振器22についても適用できるように構成されている以外の構成は、図6に示すレーダ用発振器20の構成と基本的には同様である。

[0127] 図31は、図6に示した本発明の第3の実施形態によるレーダ用発振器20の変形例の具体的な回路構成を示す図である。

[0128] 図31に示すレーダ用発振器20においては、図6に示したレーダ用発振器20におけるバイアス電源Vbを省略可能とした簡易な構成とした以外は、図6に示したレーダ用発振器20の構成と基本的には同様である。

[0129] 以上により、本発明の第3の実施形態によるレーダ用発振器によっても、レーダ波の送信タイミングを示すパルス信号に応じてリークを発生させることなく、発振信号を断続的に出力することが可能となる。

[0130] (第4実施形態)

図7は、本発明の第4実施形態に係るレーダ用発振器20の概略的な構成を示すブロック図である。

[0131] 図8は、図7に示した第4実施形態のレーダ用発振器20の具体的な回路構成を例示する図である。

[0132] 図7及び図8において、前述した図1及び図2に示した第1実施形態のレーダ用発振器20と同一部分には同一符号を付して重複する部分の詳細説明を省略するものとする。

[0133] すなわち、図7及び図8に示す第4実施形態のレーダ用発振器20では、発振部21の増幅器22の電源供給ラインにスイッチ30を接続し、増幅器22に対する電源25の供給(バイアス電源も含む)を規制して、発振動作を停止させるようにしている。

[0134] 具体的には、図8に示すように、トランジスタQ3からなるスイッチ30を図2の定電流源I1の代わりに用い、パルス信号PによってトランジスタQ3をオンオフさせて負電源Veを規制することにより、発振部21を発振状態と発振停止状態の間で交互に切り替え、発振信号を断続的に出力させる。

[0135] なお、図示しないがバイアス電源Vbの供給をスイッチ30によって規制することにより、発振信号を断続的に出力させるようにしてもよい。

[0136] 図30は、図7に示した本発明の第4の実施形態によるレーダ用発振器20の変形例の具体的な回路構成を示す図である。

[0137] 図30に示すレーダ用発振器20においては、図8に示すレーダ用発振器20におけ

るバイアス電源Vbを省略可能とした簡易な構成とした以外は、図8に示したレーダ用発振器20の構成と基本的には同様である。

[0138] 以上により、本発明の第4の実施形態によるレーダ用発振器20によっても、リークを発生させることなく、レーダ波の送信タイミングを示すパルス信号に応じて発振信号を断続的に出力することが可能となる。

[0139] (第5実施形態)

図9は、本発明の第5実施形態に係るレーダ用発振器20の概略的な構成を示すブロック図である。

[0140] 図9において、前述した図1に示した第1実施形態のレーダ用発振器20と同一部分には同一符号を付して重複する部分の詳細説明を省略するものとする。

[0141] 上記した各実施形態は、単独のスイッチ30によって、発振部21を発振状態と発振停止状態の間で交互に切り替えるようにしている。

[0142] これに対し、図9に示す第5実施形態のレーダ用発振器20では、上記した各実施形態のスイッチ30を選択的に組合せて、複数のスイッチ30によって、発振部21を発振状態と発振停止状態の間で交互に切り替えるようにしている。

[0143] すなわち、図9に示す第5実施形態のレーダ用発振器20では、増幅器22の入力部と出力部(共振器23の両端)をそれぞれ第1及び第2のスイッチ30A、30Bによってアースラインに接続することによって、発振部21に正帰還がかからないようにして、発振部21を発振状態と発振停止状態の間で交互に切り替え、発振信号を断続的に出力させるようにしている。

[0144] 図10は、図9に示した本発明の第5実施形態に係るレーダ用発振器20の変形例の概略的な構成を示すブロック図である。

[0145] 図10に示すレーダ用発振器20においては、増幅器22の入力部(後述する他の変形例で示すように、増幅器22の出力部でもよい)を第1のスイッチ30Aによりアースラインに接続すると共に、増幅器22に対する電源25の供給を第2のスイッチ30Bによって停止させるようにしている以外の構成は、図9に示したレーダ用発振器20の構成と基本的には同様である。

[0146] そして、本発明に用いる複数のスイッチ30の組合せは、後述する変形例に示すよう

に、上記以外の他の組合せを併用するようにしてもよい。

[0147] 図19は、図9に示した本発明の第5の実施形態によるレーダ用発振器20の変形例の概略的な構成を示すブロック図である。

[0148] 図19に示すレーダ用発振器20においては、増幅器22の出力部を第1のスイッチ30Aによりアースラインに接続すると共に、増幅器22に対する電源25の供給を第2のスイッチ30Bによって停止させるようにしている以外の構成は、図9及び図10に示したレーダ用発振器20の構成と基本的には同様である。

[0149] 図20は、図9に示した本発明の第5の実施形態によるレーダ用発振器20の変形例の概略的な構成を示すブロック図である。

[0150] 図20に示すレーダ用発振器20においては、図17に示したように、発振部21における共振器23の共振周波数を発振可能範囲外にするための素子を共振器23に対して第1のスイッチ30Aによって接離すると共に、増幅器22に対する電源25の供給を第2のスイッチ30Bによって停止させるようにしている以外の構成は、図9及び図10に示したレーダ用発振器20の構成と基本的には同様である。

[0151] 図21は、図9に示した本発明の第5の実施形態によるレーダ用発振器20の変形例の概略的な構成を示すブロック図である。

[0152] 図21に示すレーダ用発振器20においては、増幅器22の入力部を第1のスイッチ30Aによりアースラインに接続すると共に、図17に示したように、発振部21における共振器23の共振周波数を発振可能範囲外にするための素子を共振器23に対して第2のスイッチ30Bによって接離するようにしている以外の構成は、図9に示したレーダ用発振器20の構成と基本的には同様である。

[0153] 図22は、図9に示した本発明の第5の実施形態によるレーダ用発振器20の変形例の概略的な構成を示すブロック図である。

[0154] 図22に示すレーダ用発振器20においては、図14に示したように、複数の増幅器22a、22bと、複数の共振器23a、23bとを備える場合に、複数の増幅器22a、22bの従続接続部(増幅器22aの入力部と増幅器22bの出力部との接続部にして共振器23aの両端)を第1のスイッチ30Aによってアースラインに接続すると共に、図17に示したように、増幅器22bの出力側に接続された共振器23bの共振周波数を発振可能

範囲外にするための素子を該共振器23bに対して第2のスイッチ30Bによって接離するようにしている以外の構成は、図9に示したレーダ用発振器20の構成と基本的には同様である。

[0155] 図23は、図9に示した本発明の第5の実施形態によるレーダ用発振器20の変形例の概略的な構成を示すブロック図である。

[0156] 図23に示すレーダ用発振器20においては、増幅器22の入力部を第1のスイッチ30Aによりアースラインに接続すると共に、増幅器22に対する電源25の供給を第2のスイッチ30Bによって停止させるようにしていることに加えて、図17に示したように、発振部21における共振器23の共振周波数を発振可能範囲外にするための素子を共振器23に対して第3のスイッチ30Cによって接離するようにしている以外の構成は、図9に示したレーダ用発振器20の構成と基本的には同様である。

[0157] 図24は、図9に示した本発明の第5の実施形態によるレーダ用発振器20の変形例の概略的な構成を示すブロック図である。

[0158] 図24に示すレーダ用発振器20においては、図14に示したように、複数の増幅器22a、22bと、複数の共振器23a、23bとを備える場合に、複数の増幅器22a、22bの従続接続部（増幅器22aの入力部と増幅器22bの出力部との接続部にして共振器23aの両端）を第1のスイッチ30Aによってアースラインに接続すると共に、増幅器22a、22bに対する電源25の供給を第2のスイッチ30Bによって停止させるようにしていることに加えて、図17に示したように、増幅器22bの出力側に接続された共振器23bの共振周波数を発振可能範囲外にするための素子を該共振器23bに対して第3のスイッチ30Cによって接離するようにしている以外の構成は、図9に示したレーダ用発振器20の構成と基本的には同様である。

[0159] 図25は、図9に示した本発明の第5の実施形態によるレーダ用発振器20の変形例の概略的な構成を示すブロック図である。

[0160] 図25に示すレーダ用発振器20においては、図14に示したように、複数の増幅器22a、22bと、複数の共振器23a、23bとを備える場合に、増幅器22aの入力部を第1のスイッチ30Aによりアースラインに接続すると共に、複数の増幅器22a、22bの従続接続部（増幅器22aの入力部と増幅器22bの出力部との接続部にして共振器23a

の両端)を第2のスイッチ30Bによってアースラインに接続することに加えて、図17に示したように、増幅器22bの出力側に接続された共振器23bの共振周波数を発振可能範囲外にするための素子を該共振器23bに対して第3のスイッチ30Cによって接離するようにしている以外の構成は、図9に示したレーダ用発振器20の構成と基本的には同様である。

[0161] 図26は、図9に示した本発明の第5の実施形態によるレーダ用発振器20の変形例の概略的な構成を示すブロック図である。

[0162] 図26に示すレーダ用発振器20においては、増幅器22の入力部と出力部(共振器23の両端)をそれぞれ第1及び第3のスイッチ30A、30Cによってアースラインに接続すると共に、増幅器22に対する電源25の供給を第2のスイッチ30Bによって停止させるようにしている以外の構成は、図9に示したレーダ用発振器20の構成と基本的には同様である。

[0163] 図27は、図9に示した本発明の第5の実施形態によるレーダ用発振器20の変形例の概略的な構成を示すブロック図である。

[0164] 図27に示すレーダ用発振器20においては、図14に示したように、複数の増幅器22a、22bと、複数の共振器23a、23bとを備える場合に、増幅器22aの入力部を第1のスイッチ30Aによりアースラインに接続すると共に、複数の増幅器22a、22bの従続接続部(増幅器22aの入力部と増幅器22bの出力部との接続部にして共振器23aの両端)を第2のスイッチ30Bによってアースラインに接続することに加えて、増幅器22a、22bに対する電源25の供給を第3のスイッチ30Cによって停止させるようにしていると共に、図17に示したように、増幅器22bの出力側に接続された共振器23bの共振周波数を発振可能範囲外にするための素子を該共振器23bに対して第4のスイッチ30Dによって接離するようにしている以外の構成は、図9に示したレーダ用発振器20の構成と基本的には同様である。

[0165] 図33は、図9に示した本発明の第5の実施形態によるレーダ用発振器20の変形例の概略的な構成を示すブロック図である。

[0166] 図33に示すレーダ用発振器20においては、図6に示したように、複数の増幅器22a、22bと、複数の共振器23a、23bとを備える場合に、増幅器22aの出力側に接続さ

れた共振器23aの共振周波数を発振可能範囲外にするための素子L_xを該共振器23aに対してトランジスタQ21からなる第1のスイッチ30Aによって接離するようにして
いると共に、増幅器22aの入力部をトランジスタQ22からなる第2のスイッチ30Bによりアースラインに接続することに加えて、増幅器22a、22bに対する負電源V_eの供給をトランジスタQ23からなる第3のスイッチ30Cによって停止させるようにしていると共に、増幅器22bの出力側に接続された共振器23bの両端をトランジスタQ24からなる第4のスイッチ30Dによってアースラインに接続するようにしている以外の構成は、図6及び図9に示したレーダ用発振器20の構成と基本的には同様である。

[0167] なお、図33に示すレーダ用発振器20においては、第1のスイッチ30A、第2のスイッチ30B及び第3のスイッチ30Cとが、レーダ波の送信タイミングを示す第1のパルス信号P1により、前記発振信号の出力を断続させるために、発振部21の動作状態を発振状態及び前記発振停止状態との間で交互に切り替えるようになされている。

[0168] また、第4のスイッチ30Dが、レーダ波の送信タイミングを示す第2のパルス信号P2により、前記発振信号の出力を断続させるために、発振部21の動作状態を発振状態及び前記発振停止状態との間で交互に切り替えるようになされている。

[0169] 図34は、図9に示した本発明の第5の実施形態によるレーダ用発振器20の変形例の概略的な構成を示すブロック図である。

[0170] 図34に示すレーダ用発振器20においては、図6に示したように、複数の増幅器22a、22bと、複数の共振器23a、23bとを備える場合に、増幅器22aの出力側に接続された共振器23aの共振周波数を発振可能範囲外にするための素子L_xを該共振器23aに対してトランジスタQ21からなる第1のスイッチ30Aによって接離するようにして
いると共に、増幅器22a、22bに対する負電源V_eの供給をトランジスタQ22からなる第2のスイッチ30Bによって停止させるようにしている以外の構成は、図6及び図9に示したレーダ用発振器20の構成と基本的には同様である。

[0171] 以上により、本発明の第5の実施形態によるレーダ用発振器20によっても、リークを発生させることなく、レーダ波の送信タイミングを示すパルス信号に応じて発振信号を断続的に出力することが可能となる。

[0172] そして、本発明の第5実施形態のレーダ用発振器20では、特には、上記した各実

施形態のスイッチ30を選択的に組合せて、複数のスイッチ30によって、発振部21を発振状態と発振停止状態の間で交互に切り替えることを実施するようにしているので、単一のスイッチ30による場合に比して、リーク発生の防止をより確実化することが可能となる。

[0173] (第6実施形態)

図35は、本発明によるレーダ用発振器の第6の実施形態の概略的な構成を示すブロック図である。

[0174] 図35に示すレーダ用発振器120においては、発振部が、増幅器(手段)として複数の増幅器122a, 122b, 122cが従続接続されると共に、複数の増幅器122a, 122b, 122cの最終段の増幅器122cの出力部から最前段の増幅器122aの入力部に帰還をかける帰還回路124を有するリング発振回路121として構成され、前記最終段の増幅器122cの出力部から前記リング発振回路121によって決まる前記所定の周波数を有する発振信号Sを出力するように構成されている。

[0175] このような図35に示す発振部としてのリング発振回路121は、増幅器(手段)としての従続接続された複数の増幅器122a, 122b, 122cと、該増幅器(手段)としての従続接続された複数の増幅器122a, 122b, 122cと共に所定の周波数での発振に寄与するために、最終段の増幅器122cの出力部から最前段の増幅器122aの入力部に帰還をかける帰還回路124のみを有して構成されていると見なすことができる。

[0176] そして、このレーダ用発振器120は、最前段の増幅器122aの入力部をパルス信号Pの第1及び第2のレベルに応じてスイッチ30Aにより高周波的なアースラインに対して開閉することによって、リング発振回路121の動作状態を、パルス信号Pの第1及び第2のレベルで発振状態及び発振停止状態との間で交互に切り替えるようにしている。

[0177] また、図35に示すレーダ用発振器20において、上記したスイッチ30Aに代えてあるいは選択的に組み合わせ可能な複数のスイッチとして、図示破線で示すような(手段)としての従続接続された複数の増幅器122a, 122b, 122cへの電源(Vb)を開閉するためのスイッチ30Bと、リング発振回路122を発振可能範囲外にするための素子をリング発振回路122に対して接離するためのスイッチ30Cとが単独または上記ス

スイッチ30Aとの所定の組み合わせによって備えられていてもよい。

[0178] 図36は、図35に示す本発明の第6の実施形態によるレーダ用発振器の具体的な回路構成を示す図である。

[0179] 図36に示すレーダ用発振器120においては、複数の増幅器122a, 122b, 122c及びスイッチ30AがそれぞれトランジスタQ31, Q32, Q33及びトランジスタQ34で構成されている。

[0180] ここで、複数の増幅器122a, 122b, 122cとしてのトランジスタQ31, Q32, Q33は、それぞれのコレクタが抵抗R30a, 30b, 30cを介して電源Vbに接続されていると共に、それぞれのエミッタがアースラインに接続されている。

[0181] また、トランジスタQ31のコレクタがトランジスタQ32のベースに接続されていると共に、トランジスタQ32のコレクタがトランジスタQ33のベースに接続されている。

[0182] また、帰還回路124としてトランジスタQ33のコレクタがトランジスタQ31のベースに接続されていることにより、リング発振回路121が構成されている。

[0183] そして、トランジスタQ33のコレクタから前記リング発振回路121によって決まる前記所定の周波数を有する発振信号Sが出力される。

[0184] このようなリング発振回路121の帰還回路24をパルス信号Pの第1及び第2のレベルに応じてスイッチ30Aにより高周波的なアースラインに対して開閉することによって、リング発振回路121の動作状態を、パルス信号Pの第1及び第2のレベルで発振状態及び発振停止状態との間で交互に切り替えるようにしている。

[0185] 図37は、図35に示す本発明の第6の実施形態によるレーダ用発振器の変形例の概略的な構成を示すブロック図である。

[0186] 図37に示すレーダ用発振器120においては、図35に示すレーダ用発振器におけるスイッチ30Aに代えて、複数の増幅器122a, 122b, 122cへの高周波的なアースラインを共通に開閉するスイッチ30Aを用いるようにした以外の構成は、図35に示すレーダ用発振器120の構成と基本的には同様である。

[0187] 図38は、図37に示す本発明の第6の実施形態によるレーダ用発振器の変形例の具体的な回路構成を示す図である。

[0188] 図38に示すレーダ用発振器120においては、複数の増幅器122a, 122b, 122c

がそれぞれペアトランジスタQ41とQ42, Q43とQ44, Q45とQ46で構成されている。

[0189] また、スイッチ30Aが、上記ペアトランジスタQ41とQ42, Q43とQ44, Q45とQ46の各共通エミッタとアースライン間にそれぞれのコレクタとエミッタとが対応して接続されているトランジスタQ47, Q48, Q49で構成されている。

[0190] ここで、複数の増幅器122a, 122b, 122cとしてのペアトランジスタQ41とQ42, Q43とQ44, Q45とQ46は、それぞれのコレクタが抵抗R41, R42, R43, R44, R45, R46を介して電源Vbに接続されていると共に、それぞれのエミッタが各共通エミッタとして接続されている。

[0191] また、トランジスタQ41とQ42の各コレクタがトランジスタQ43とQ44の各ベースに対応して接続されていると共に、トランジスタQ43とQ44の各コレクタがトランジスタQ45とQ46の各ベースに接続されている。

[0192] また、帰還回路124としてトランジスタQ45とQ46の各コレクタがトランジスタQ41とQ42の各ベースに接続されていることにより、リング発振回路121が構成されている。

[0193] そして、トランジスタQ45とQ46の各コレクタから前記リング発振回路121によって決まる前記所定の周波数を有する発振信号S1, S2が出力される。

[0194] また、スイッチ30AとしてのトランジスタQ47, Q48, Q49の各ベースが共通にパルス信号Pの入力端に接続されている。

[0195] このようなリング発振回路121の帰還回路124をパルス信号Pの第1及び第2のレベルに応じてスイッチ30AとしてのトランジスタQ47, Q48, Q49により高周波的なアースラインに対して開閉することによって、リング発振回路121の動作状態を、パルス信号Pの第1及び第2のレベルで発振状態及び発振停止状態との間で交互に切り替えるようにしている。

[0196] 以上により、本発明の第6の実施形態によるレーダ用発振器120によっても、リークを発生させることなく、レーダ波の送信タイミングを示すパルス信号に応じて発振信号を断続的に出力することが可能となる。

[0197] なお、本発明は上述した各実施形態に限定されるものではなく、例えば、上記した各実施形態の発振部21の具体的な回路構成では、2つのトランジスタを用いた構成

であったが、これは本発明を限定するものではなく、1つあるいは3つ以上のトランジスタを用いた構成のものについても本発明を同様に適用することができる。

- [0198] したがって、以上詳述したように、本発明によれば、パルス信号のレベルに応じて発振信号の出力を断続させるために、発振部の動作状態を、発振状態と発振停止状態の間で交互に切り替えるスイッチを用いることにより、従来技術の問題を解決して、リークを発生させることなく、パルス信号に応じて発振信号の断続出力が可能なレーダ用発振器を提供することが可能となる。

請求の範囲

- [1] 増幅器手段と、該増幅器手段と共に所定の周波数での発振に寄与するために、前記増幅器手段の出力側から入力側に正帰還をかける帰還回路及び前記増幅器手段の入力部または出力部に接続された前記所定の周波数で共振する共振器との少なくとも一方とを有し、発振状態及び発振停止状態において前記増幅器手段の出力側から前記所定の周波数を有する発振信号を出力及び停止する発振部と、
- 前記発振部に接続され、レーダ波の送信タイミングを示すパルス信号を受けて、該パルス信号のレベルに応じて前記発振信号の出力を断続させるために、前記発振部の動作状態を、前記パルス信号の第1及び第2のレベルで前記発振状態及び前記発振停止状態との間で交互に切り替える電子スイッチからなるスイッチ手段とを具備するレーダ用発振器。
- [2] 前記発振部は、前記増幅器手段の出力側から入力側に正帰還をかける帰還回路と、前記増幅器手段の入力部または出力部に接続された前記所定の周波数で共振する共振器との両方を有し、前記発振状態及び前記発振停止状態において前記増幅器手段の出力側から前記共振器によって決まる前記所定の周波数を有する発振信号を出力及び停止することを特徴とする請求項1に記載のレーダ用発振器。
- [3] 前記発振部は、前記増幅器手段として従続接続された複数の増幅器を有すると共に、前記複数の増幅器の最終段の増幅器の出力側から最前段の増幅器の入力側に正帰還をかける帰還回路と、少なくとも前記複数の増幅器の従続接続部に接続された前記所定の周波数で共振する共振器との両方を有し、前記発振状態及び前記発振停止状態において前記複数の増幅器の最終段の増幅器の出力側から前記共振器によって決まる前記所定の周波数を有する発振信号を出力及び停止することを特徴とする請求項1に記載のレーダ用発振器。
- [4] 前記発振部は、前記増幅器手段として電界効果トランジスタ(FET)と該FETに接続され前記FETが所定の周波数での発振に寄与する負性抵抗を発生するような長さの分布定数線路とを有すると共に、前記FETの入力部に接続された長さが前記所望の周波数の $\lambda/4$ になるような分布定数線路とで構成された前記所定の周波数で共振する共振器のみを有し、前記発振状態及び前記発振停止状態において前記F

ETの出力側から前記共振器によって決まる前記所定の周波数を有する発振信号を出力及び停止することを特徴とする請求項1に記載のレーダ用発振器。

- [5] 前記発振部は、前記増幅器手段として従続接続された複数の増幅器を有すると共に、前記複数の増幅器の最終段の増幅器の出力部から最前段の増幅器の入力部に帰還をかける帰還回路のみを有するリング発振回路として構成され、前記発振状態及び前記発振停止状態において前記最終段の増幅器の出力部から前記リング発振回路によって決まる前記所定の周波数を有する発振信号を出力及び停止することを特徴とする請求項1に記載のレーダ用発振器。
- [6] 前記発振部は、高周波アースラインを有し、
前記スイッチ手段は、前記発振部における前記増幅器手段の入力部または出力部の少なくとも一方と前記発振部の高周波アースラインとの間を前記レーダ波の送信タイミングを示すパルス信号に基づいて開閉することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第1のスイッチを含むことを特徴とする請求項1に記載のレーダ用発振器。
- [7] 前記発振部は、該発振部を発振可能範囲外にするための素子を有し、
前記スイッチ手段は、前記発振部を発振可能範囲外にするための素子を、前記レーダ波の送信タイミングを示すパルス信号に基づいて前記発振部に対して接離することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第2のスイッチを含むことを特徴とする請求項1に記載のレーダ用発振器。
- [8] 前記発振部は、前記発振部における前記増幅器手段への電源供給ラインを有し、
前記スイッチ手段は、前記発振部における前記増幅器手段への電源供給ラインを前記レーダ波の送信タイミングを示すパルス信号に基づいて開閉することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第3のスイッチを含むことを特徴とする請求項1に記載のレーダ用発振器。
- [9] 前記発振部は、高周波アースライン、前記発振部における前記増幅器手段への電源供給ライン及び前記発振部を発振可能範囲外にするための素子を選択的に有し、

前記スイッチ手段は、

前記発振部における前記増幅器手段の入力部または出力部の少なくとも一方と前記高周波アースラインとの間を前記レーダ波の送信タイミングを示すパルス信号に基づいて開閉することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第1のスイッチと、

前記発振部を発振可能範囲外にするための素子を前記レーダ波の送信タイミングを示すパルス信号に基づいて前記発振部に対して接離することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第2のスイッチと、

前記発振部における前記増幅器手段への電源供給ラインを前記レーダ波の送信タイミングを示すパルス信号に基づいて開閉することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第3のスイッチとを、選択的に組合せた複数のスイッチを含むことを特徴とする請求項1に記載のレーダ用発振器。

[10] 前記発振部は、高周波アースラインを有し、

前記スイッチ手段は、前記発振部における前記増幅器手段の入力部または出力部の少なくとも一方と前記発振部の高周波アースラインとの間を前記レーダ波の送信タイミングを示すパルス信号に基づいて開閉することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第1のスイッチを含むことを特徴とする請求項2に記載のレーダ用発振器。

[11] 前記発振部は、該発振部における前記共振器の共振周波数を前記発振部の発振可能範囲外にするための素子を有し、

前記スイッチ手段は、前記発振部における前記共振器の共振周波数を前記発振部の発振可能範囲外にするための素子を、前記レーダ波の送信タイミングを示すパルス信号に基づいて前記共振器に対して接離することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第2のスイッチを含むことを特徴とする請求項2に記載のレーダ用発振器。

[12] 前記発振部は、前記発振部における前記増幅器手段への電源供給ラインを有し、

前記スイッチ手段は、前記発振部における前記増幅器手段への電源供給ラインを前記レーダ波の送信タイミングを示すパルス信号に基づいて開閉することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第3のスイッチを含むことを特徴とする請求項2に記載のレーダ用発振器。

- [13] 前記発振部は、高周波アースライン、前記発振部における前記増幅器手段への電源供給ライン及び前記発振部における前記共振器の共振周波数を前記発振部における発振可能範囲外にするための素子を選択的に有し、

前記スイッチ手段は、

前記発振部における前記増幅器手段の入力部または出力部の少なくとも一方と前記高周波アースラインとの間を前記レーダ波の送信タイミングを示すパルス信号に基づいて開閉することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第1のスイッチと、

前記発振部における前記共振器の共振周波数を発振可能範囲外にするための素子を前記レーダ波の送信タイミングを示すパルス信号に基づいて前記共振器に対して接離することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第2のスイッチと、

前記発振部における前記増幅器手段への電源供給ラインを前記レーダ波の送信タイミングを示すパルス信号に基づいて開閉することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第3のスイッチとを、選択的に組合せた複数のスイッチを含むことを特徴とする請求項2に記載のレーダ用発振器。

- [14] 前記発振部は、高周波アースラインを有し、

前記スイッチ手段は、前記発振部における前記増幅器手段としての前記複数の増幅器の最前段の増幅器の入力部または前記複数の増幅器の最終段の増幅器の出力部の少なくとも一方と前記発振部の高周波アースラインとの間を前記レーダ波の送信タイミングを示すパルス信号に基づいて開閉することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第1のスイッチを含むことを特徴とする請求項3に記載のレーダ用発振器。

- [15] 前記発振部は、該発振部を発振可能範囲外にするための素子を有し、
前記スイッチ手段は、前記発振部を発振可能範囲外にするための素子を、前記レーダ波の送信タイミングを示すパルス信号に基づいて前記発振部に対して接離することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第2のスイッチを含むことを特徴とする請求項3に記載のレーダ用発振器。
- [16] 前記発振部は、前記発振部における前記増幅器手段としての前記複数の増幅器への電源供給ラインを有し、
前記スイッチ手段は、前記発振部における前記複数の増幅器における少なくとも一つの増幅器への電源供給ラインを前記レーダ波の送信タイミングを示すパルス信号に基づいて開閉することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第3のスイッチを含むことを特徴とする請求項3に記載のレーダ用発振器。
- [17] 前記発振部は、高周波アースライン、前記発振部における前記増幅器手段としての前記複数の増幅器への電源供給ライン及び前記発振部を発振可能範囲外にするための素子を選択的に有し、
前記スイッチ手段は、
前記発振部における前記増幅器手段としての前記複数の増幅器の最前段の増幅器の入力部または前記複数の増幅器の最終段の増幅器の出力部の少なくとも一方と前記発振部の高周波アースラインとの間を前記レーダ波の送信タイミングを示すパルス信号に基づいて開閉することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第1のスイッチと、
前記発振部を発振可能範囲外にするための素子を、前記レーダ波の送信タイミングを示すパルス信号に基づいて前記発振部に対して接離することにより、前記発振部の動作状態を、発振状態と発振停止状態との間で交互に切り替える第2のスイッチと、
前記発振部における前記複数の増幅器における少なくとも一つの増幅器への電源供給ラインを前記レーダ波の送信タイミングを示すパルス信号に基づいて開閉するこ

とにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第3のスイッチとを、選択的に組合せた複数のスイッチを含むことを特徴とする請求項3に記載のレーダ用発振器。

- [18] 前記発振部は、高周波アースラインを有し、
前記スイッチ手段は、前記発振部における前記増幅器手段としての前記FETの入力部または出力部の少なくとも一方と前記発振部の高周波アースラインとの間を前記レーダ波の送信タイミングを示すパルス信号に基づいて開閉することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第1のスイッチを含むことを特徴とする請求項4に記載のレーダ用発振器。
- [19] 前記発振部は、該発振部における前記共振器の共振周波数を前記発振部の発振可能範囲外にするための素子を有し、
前記スイッチ手段は、前記発振部における前記共振器の共振周波数を前記発振部の発振可能範囲外にするための素子を、前記レーダ波の送信タイミングを示すパルス信号に基づいて前記発振部に対して接離することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第2のスイッチを含むことを特徴とする請求項4に記載のレーダ用発振器。
- [20] 前記発振部は、前記発振部における前記増幅器手段としての前記FETへの電源供給ラインを有し、
前記スイッチ手段は、前記発振部における前記FETへの電源供給ラインを前記レーダ波の送信タイミングを示すパルス信号に基づいて開閉することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第3のスイッチを含むことを特徴とする請求項4に記載のレーダ用発振器。
- [21] 前記発振部は、高周波アースライン、前記発振部における前記増幅器手段としての前記FETへの電源供給ライン及び前記発振部における前記共振器の共振周波数を前記発振部の発振可能範囲外にするための素子を選択的に有し、
前記スイッチ手段は、
前記発振部における前記増幅器手段としての前記FETの入力部または出力部の少なくとも一方と前記発振部の高周波アースラインとの間を前記レーダ波の送信タイ

ミングを示すパルス信号に基づいて開閉することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第1のスイッチと、

前記発振部における前記共振器の共振周波数を前記発振部の発振可能範囲外にするための素子を、前記レーダ波の送信タイミングを示すパルス信号に基づいて前記発振部に対して接離することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第2のスイッチと、

前記発振部における前記FETへの電源供給ラインを前記レーダ波の送信タイミングを示すパルス信号に基づいて開閉することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第3のスイッチとを、選択的に組合せた複数のスイッチを含むことを特徴とする請求項4に記載のレーダ用発振器。

[22] 前記発振部は、高周波アースラインを有し、

前記スイッチ手段は、前記発振部における前記増幅器手段としての前記複数の増幅器の最前段の増幅器の入力部または前記複数の増幅器の最終段の増幅器の出力部の少なくとも一方と前記発振部の高周波アースラインとの間を前記レーダ波の送信タイミングを示すパルス信号に基づいて開閉することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第1のスイッチを含むことを特徴とする請求項5に記載のレーダ用発振器。

[23] 前記発振部は、該発振部を発振可能範囲外にするための素子を有し、

前記スイッチ手段は、前記発振部を発振可能範囲外にするための素子を、前記レーダ波の送信タイミングを示すパルス信号に基づいて前記発振部に対して接離することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第2のスイッチを含むことを特徴とする請求項5に記載のレーダ用発振器。

[24] 前記発振部は、前記発振部における前記増幅器手段としての前記複数の増幅器への電源供給ラインを有し、

前記スイッチ手段は、前記発振部における前記複数の増幅器における少なくとも一つの増幅器への電源供給ラインを前記レーダ波の送信タイミングを示すパルス信号

に基づいて開閉することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第3のスイッチを含むことを特徴とする請求項5に記載のレーダ用発振器。

[25] 前記発振部は、高周波アースライン、前記発振部における前記増幅器手段としての前記複数の増幅器への電源供給ライン及び前記発振部を発振可能範囲外にするための素子を選択的に有し、

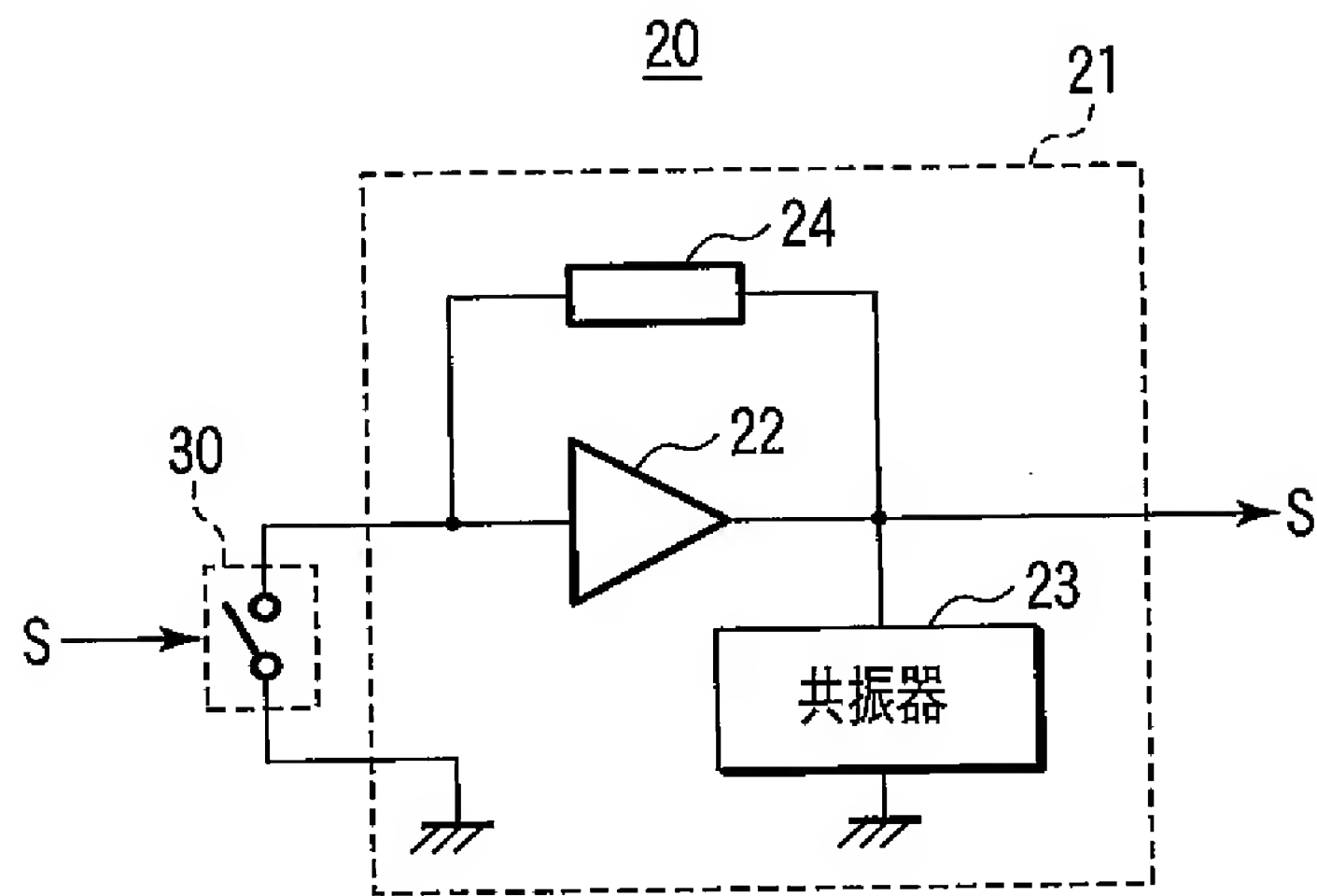
前記スイッチ手段は、

前記発振部における前記増幅器手段としての前記複数の増幅器の最前段の増幅器の入力部または前記複数の増幅器の最終段の増幅器の出力部の少なくとも一方と前記発振部の高周波アースラインとの間を前記レーダ波の送信タイミングを示すパルス信号に基づいて開閉することにより、前記発振部の動作状態を、前記発振状態と前記発振停止状態との間で交互に切り替える第1のスイッチと、

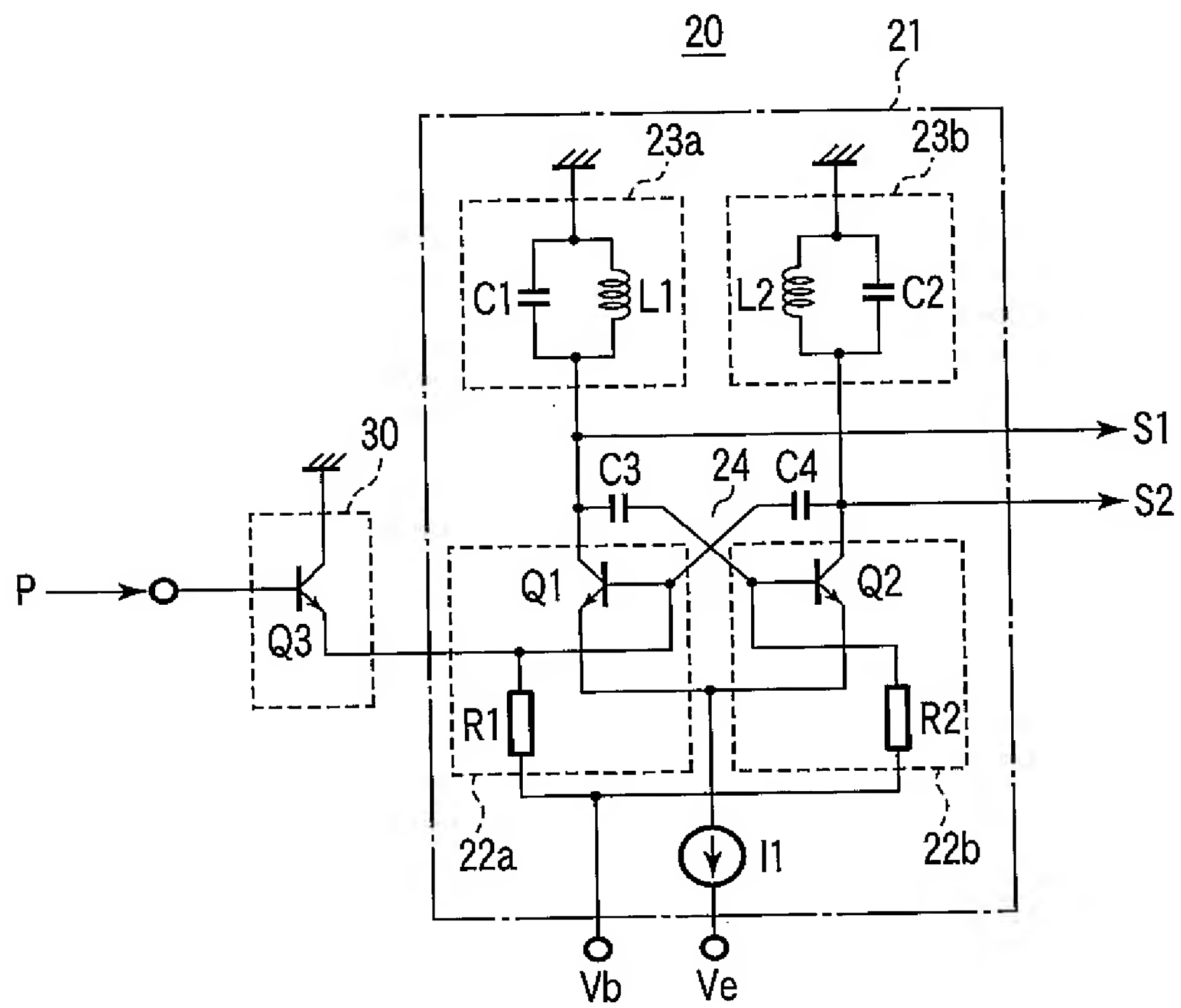
前記発振部を発振可能範囲外にするための素子を、前記レーダ波の送信タイミングを示すパルス信号に基づいて前記発振部に対して接離することにより、前記発振部の動作状態を、発振状態と発振停止状態との間で交互に切り替える第2のスイッチと、

前記発振部における前記複数の増幅器における少なくとも一つの増幅器への電源供給ラインを前記レーダ波の送信タイミングを示すパルス信号に基づいて開閉することにより、前記発振部の動作状態を、発振状態と発振停止状態との間で交互に切り替える第3のスイッチとを、選択的に組合せた複数のスイッチを含むことを特徴とする請求項5に記載のレーダ用発振器。

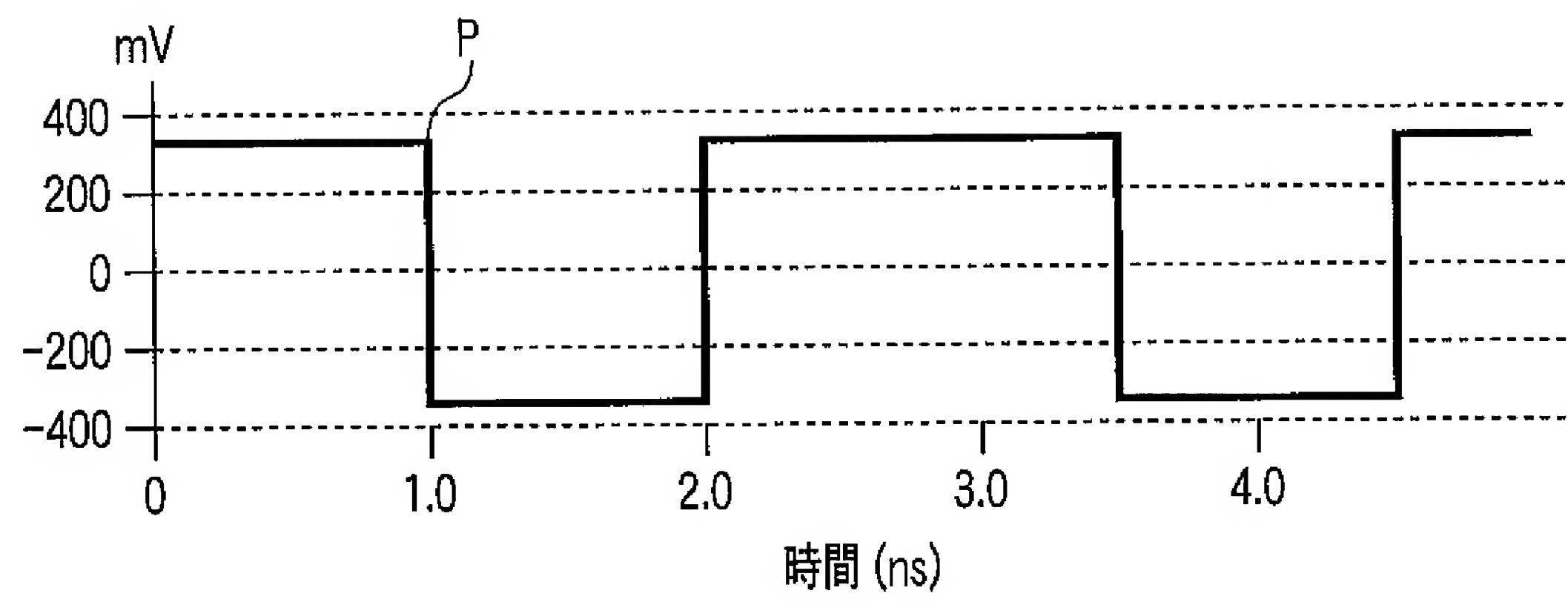
[図1]



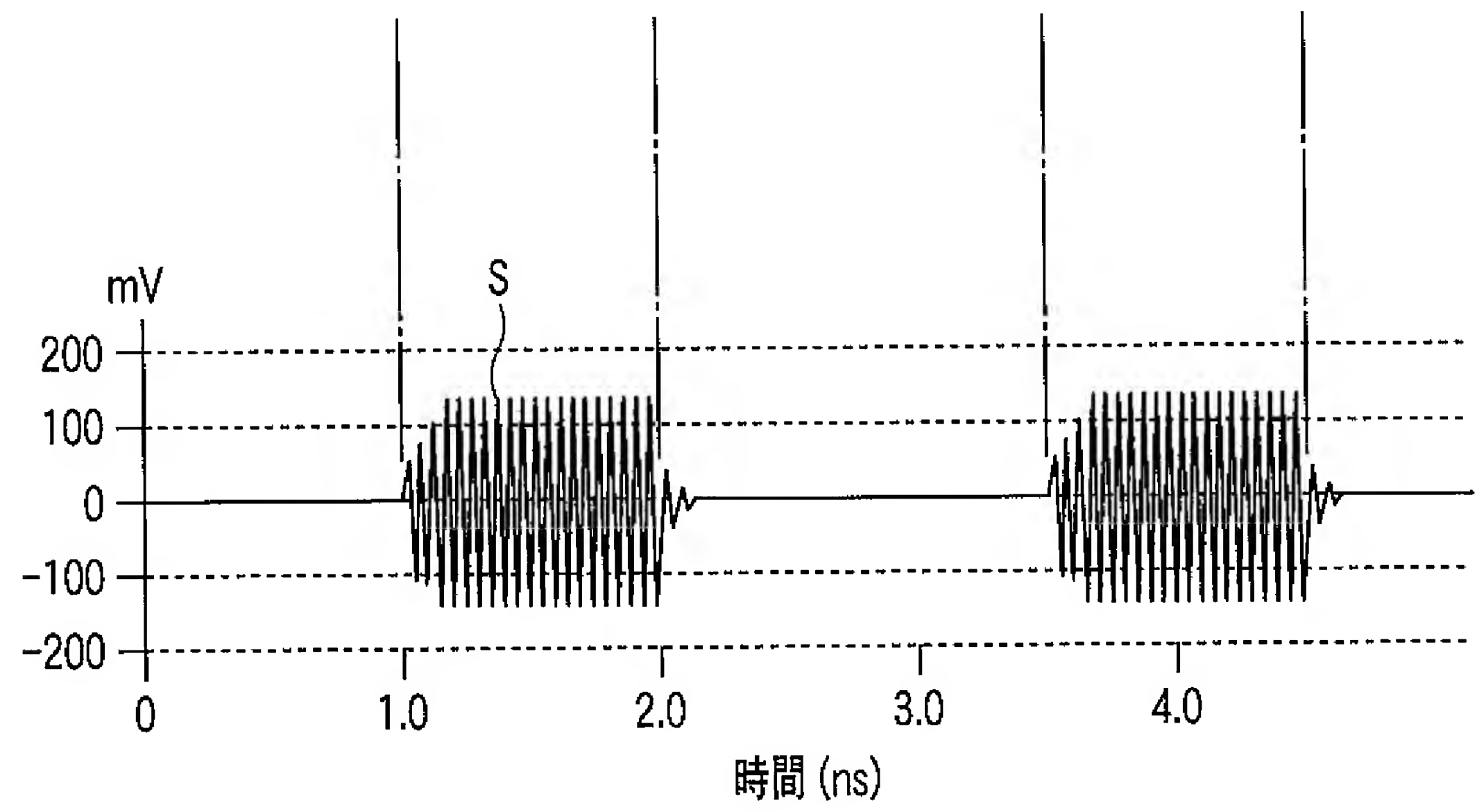
[図2]



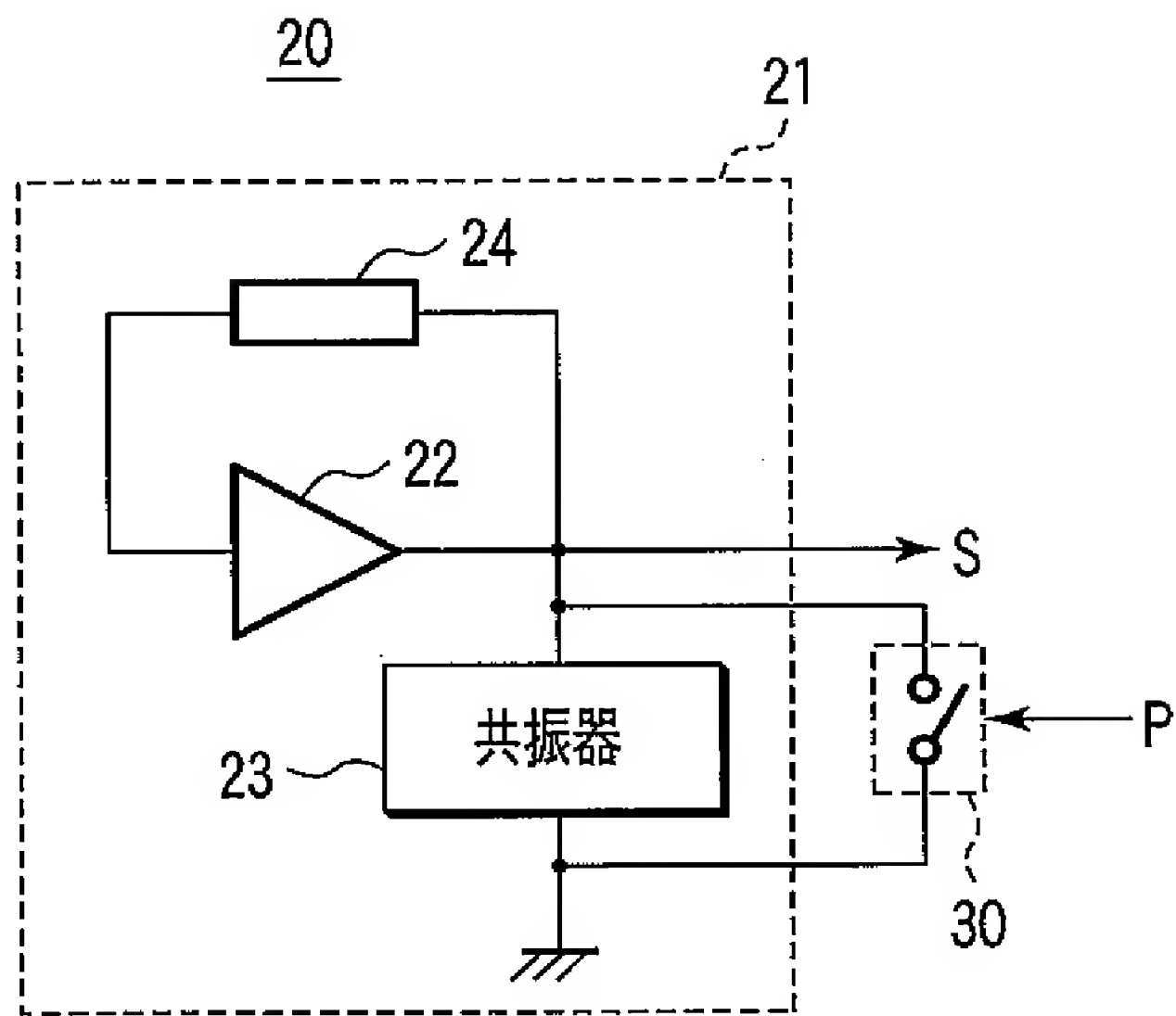
[図3A]



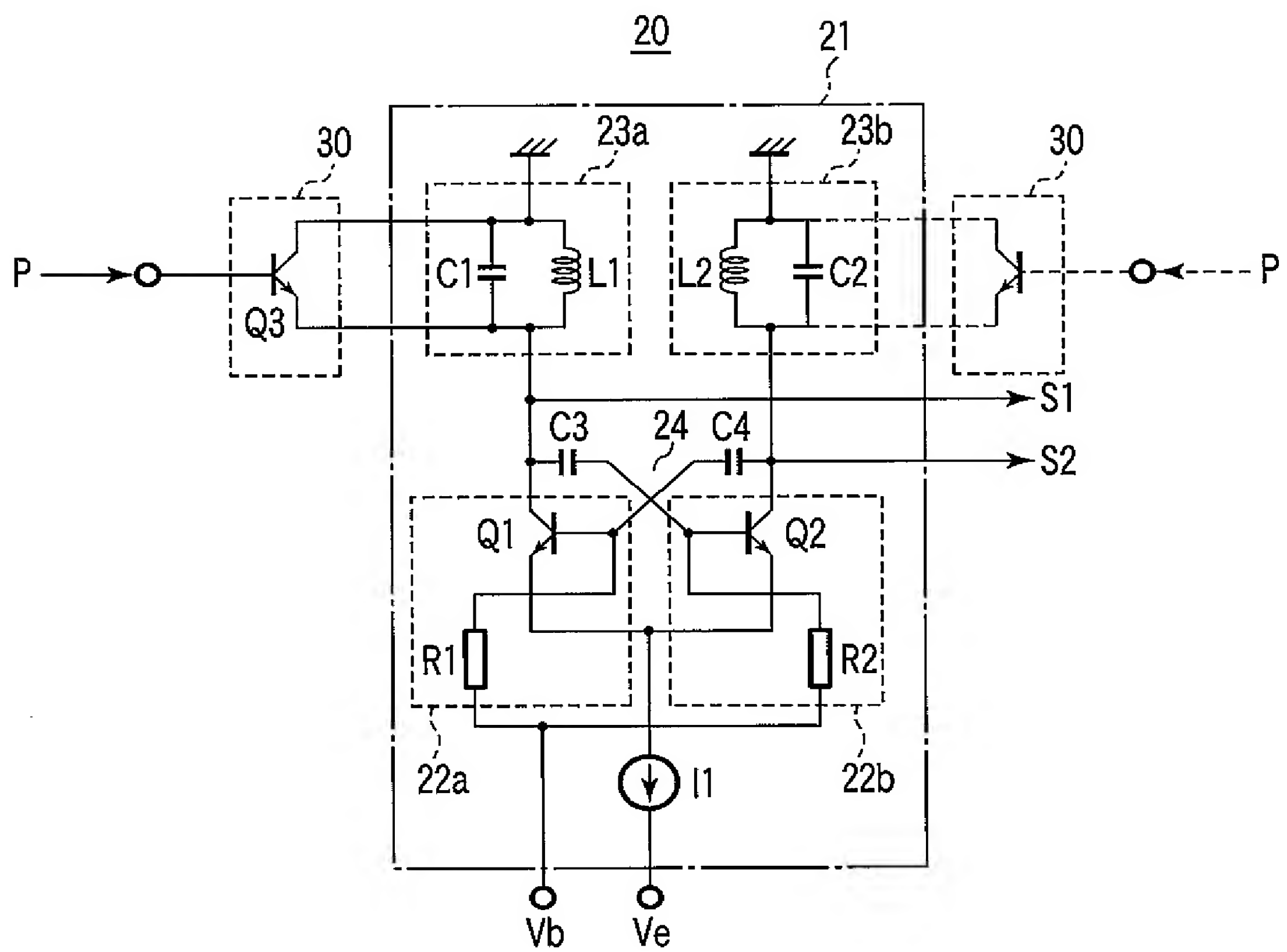
[図3B]



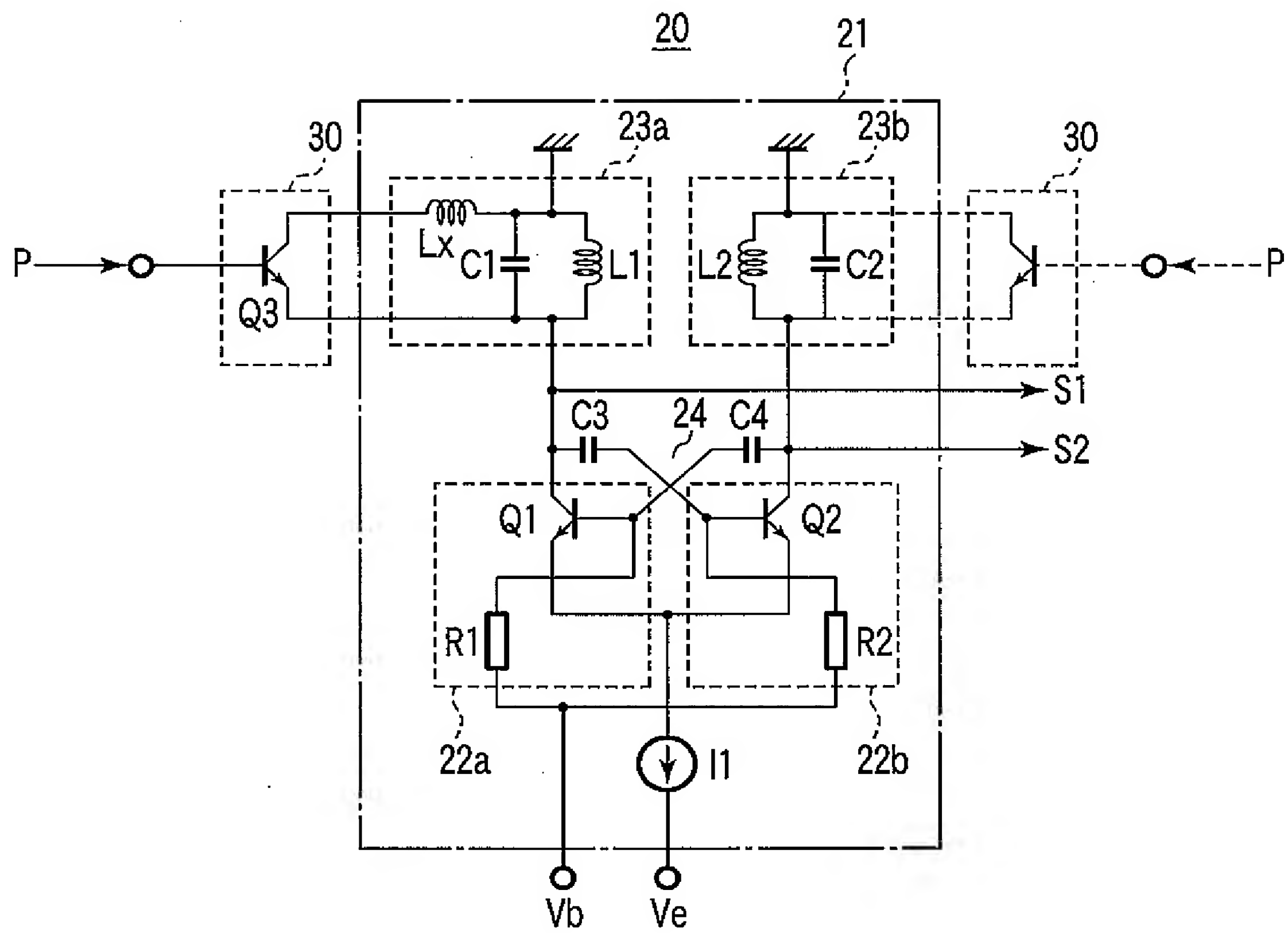
[図4]



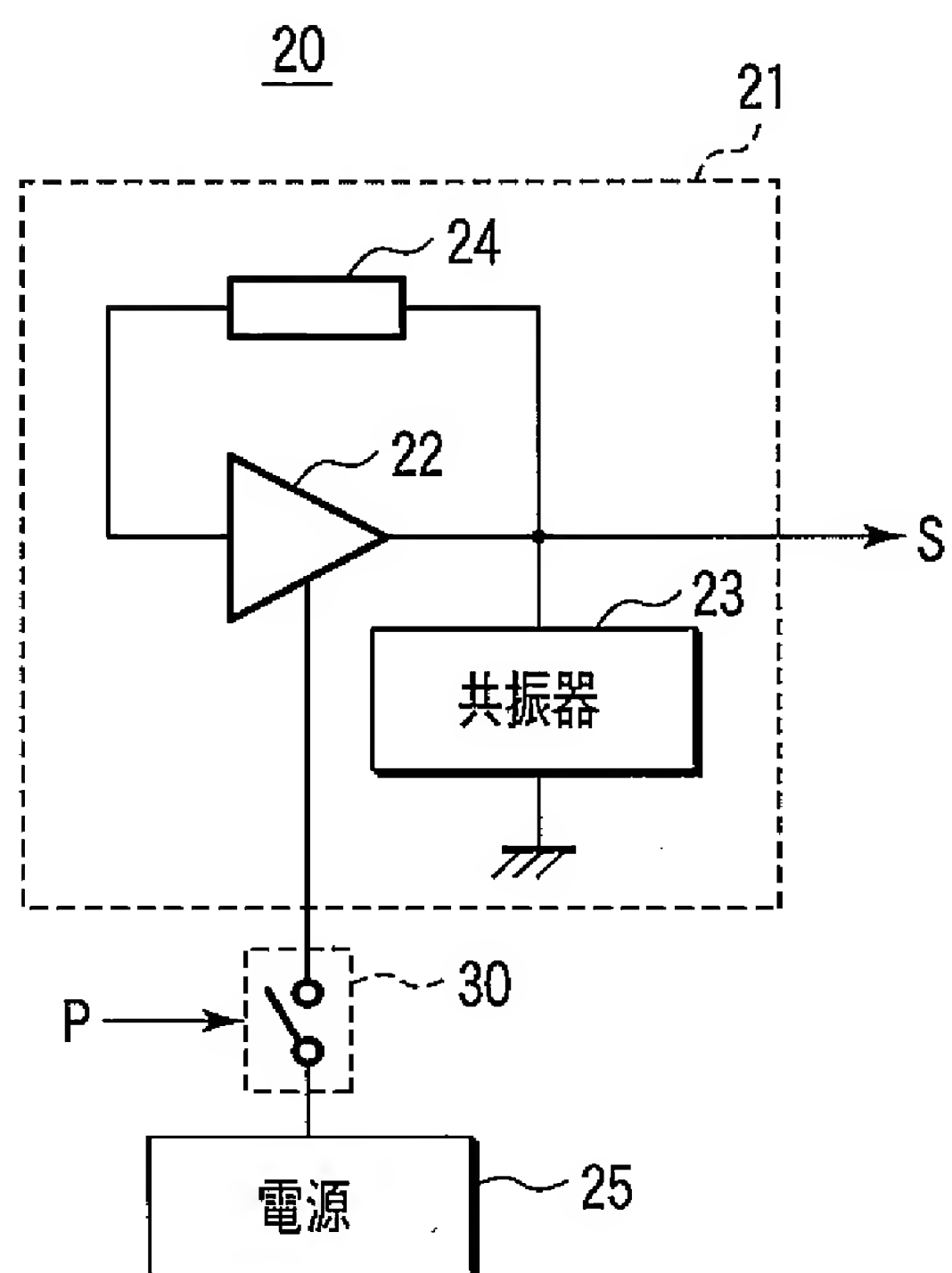
[図5]



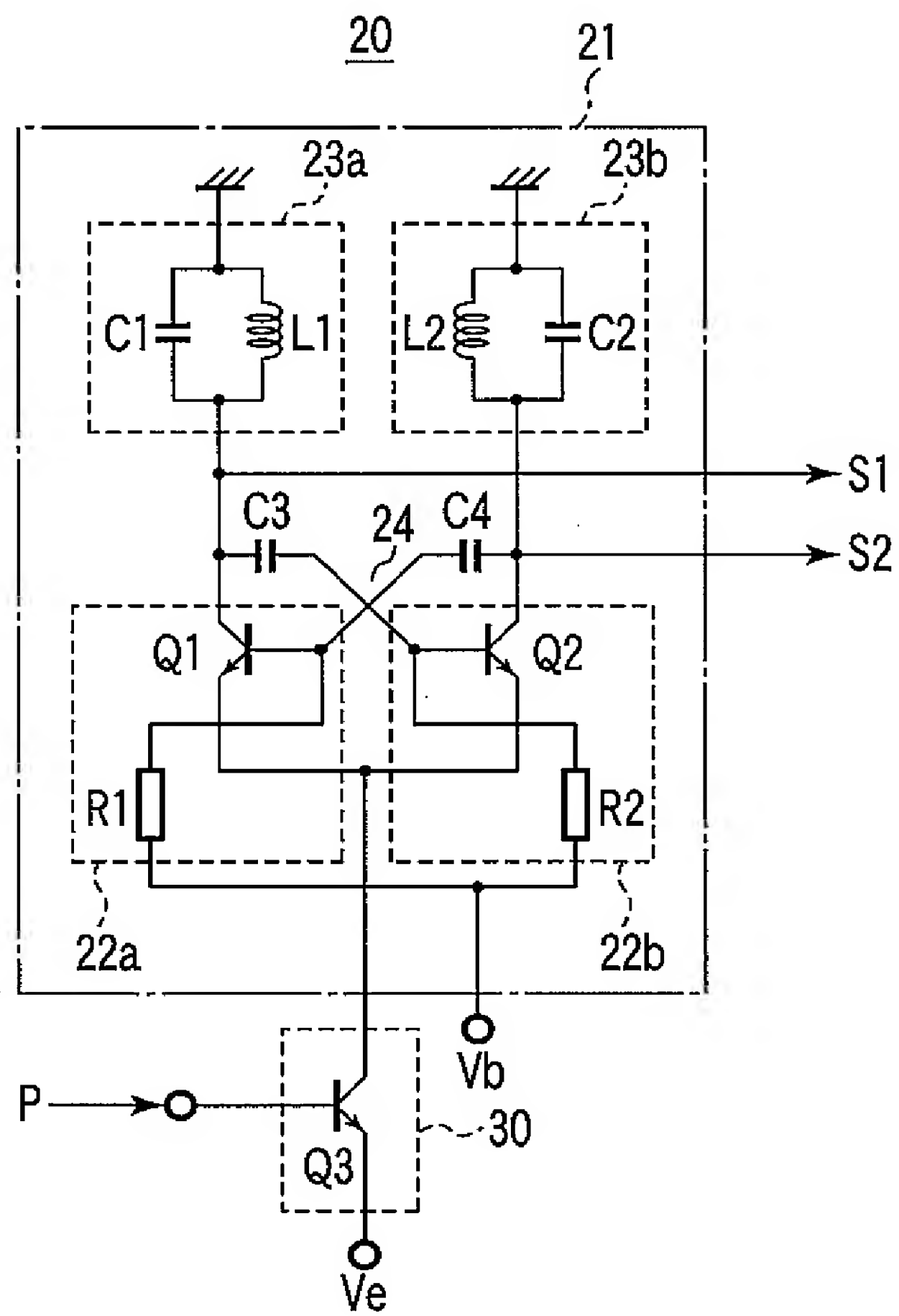
[図6]



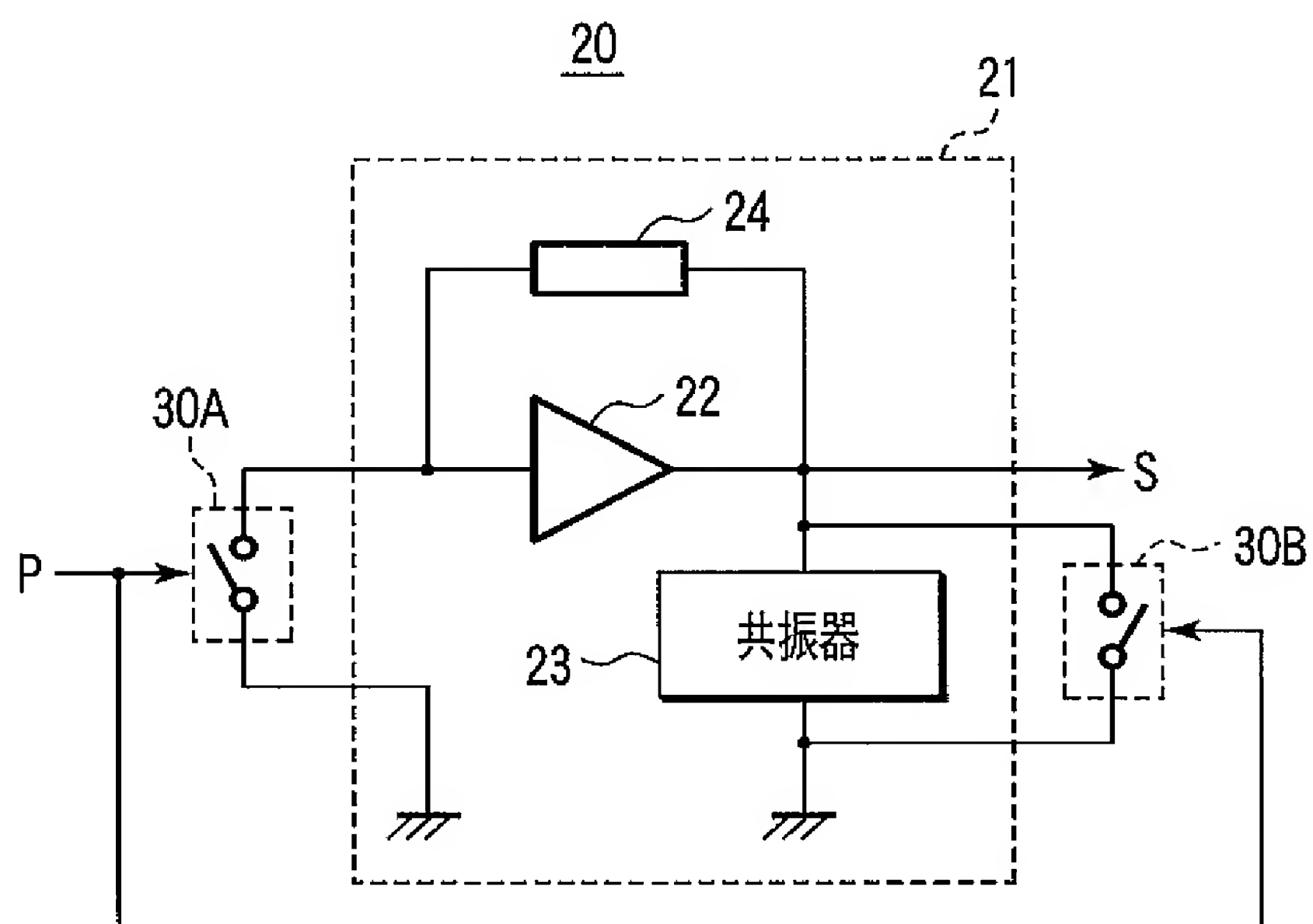
[図7]



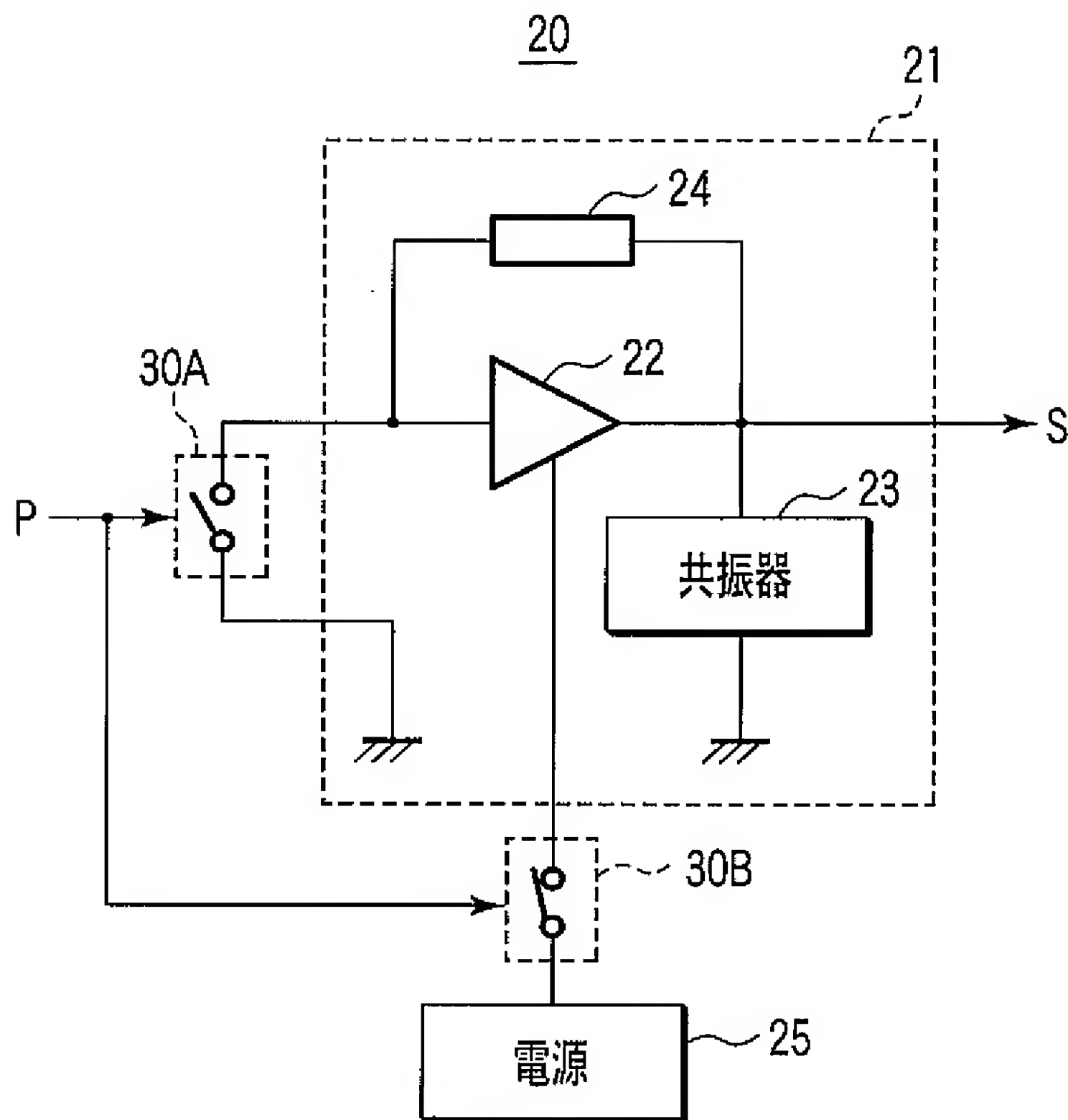
[图8]



[図9]

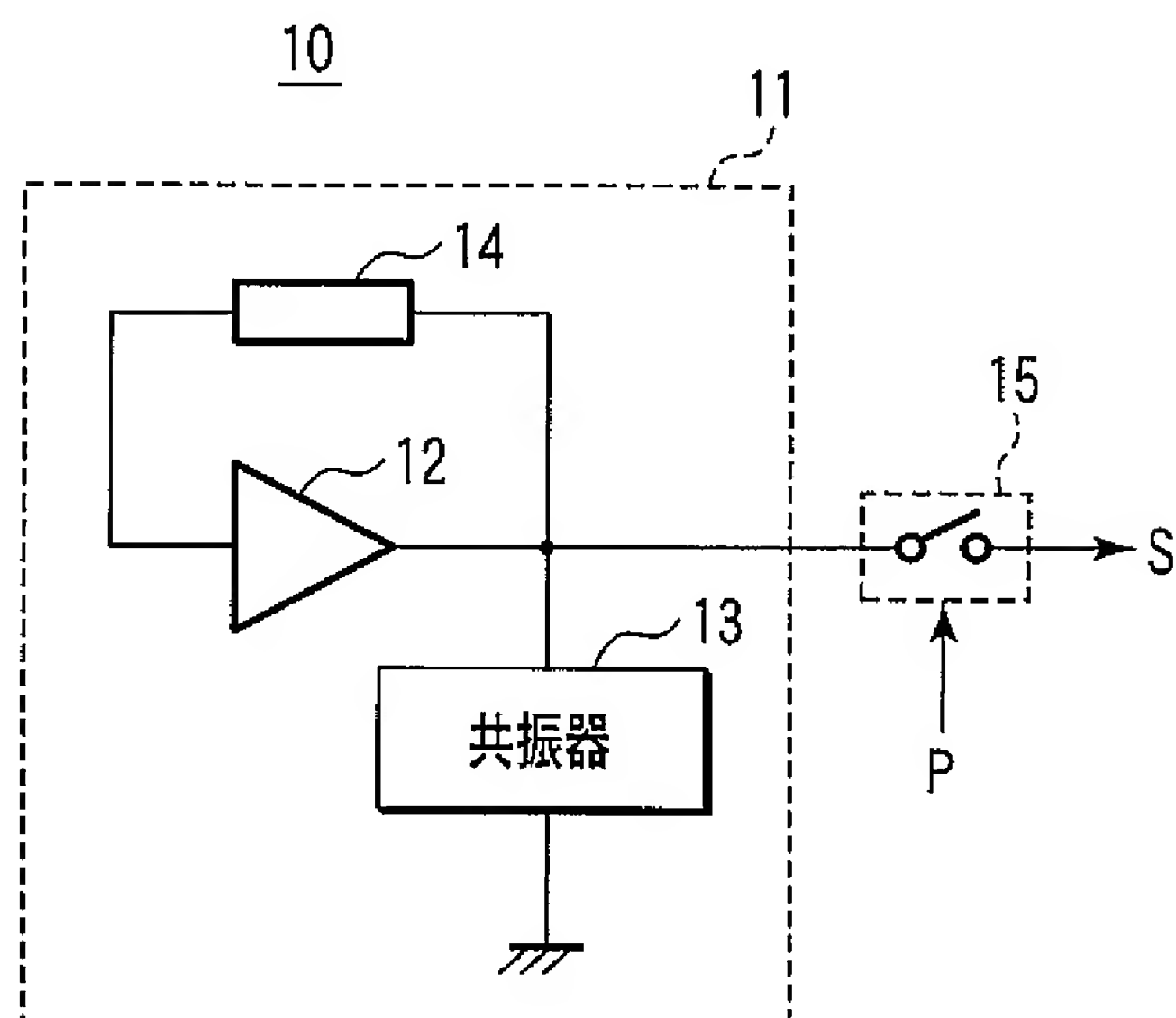


[図 10]



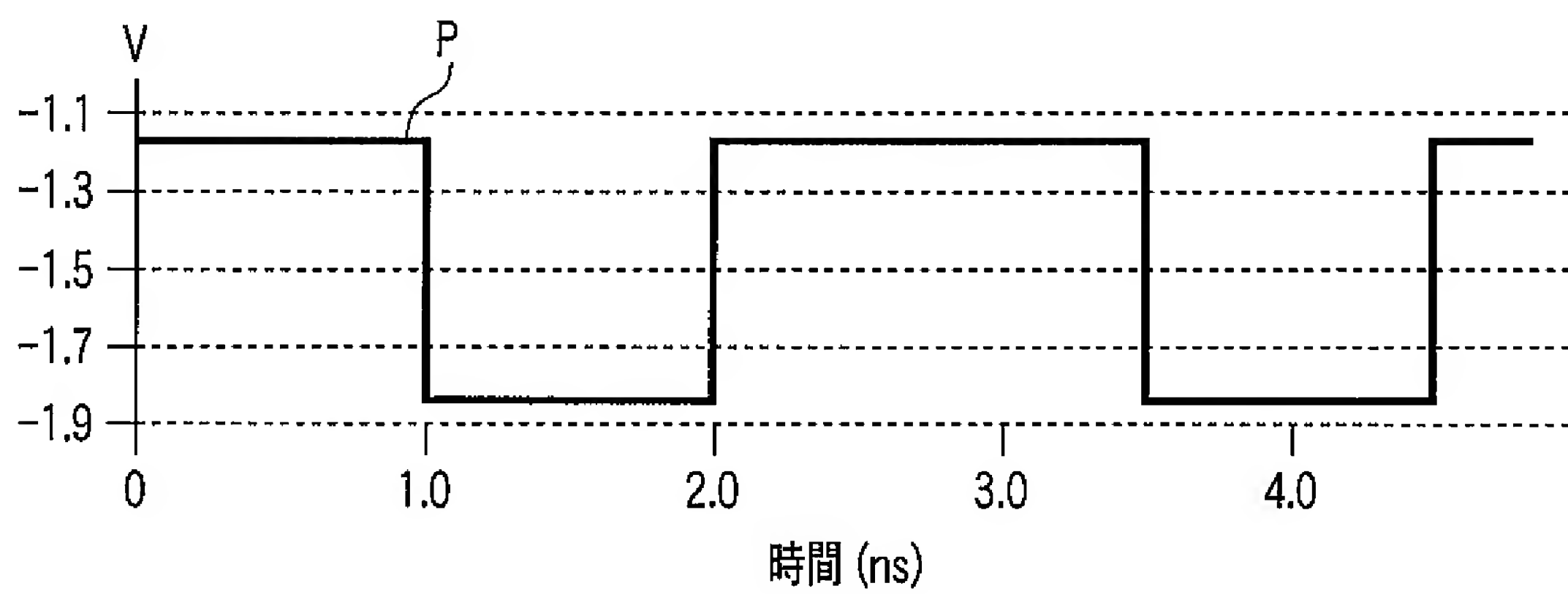
[図11]

従来技術



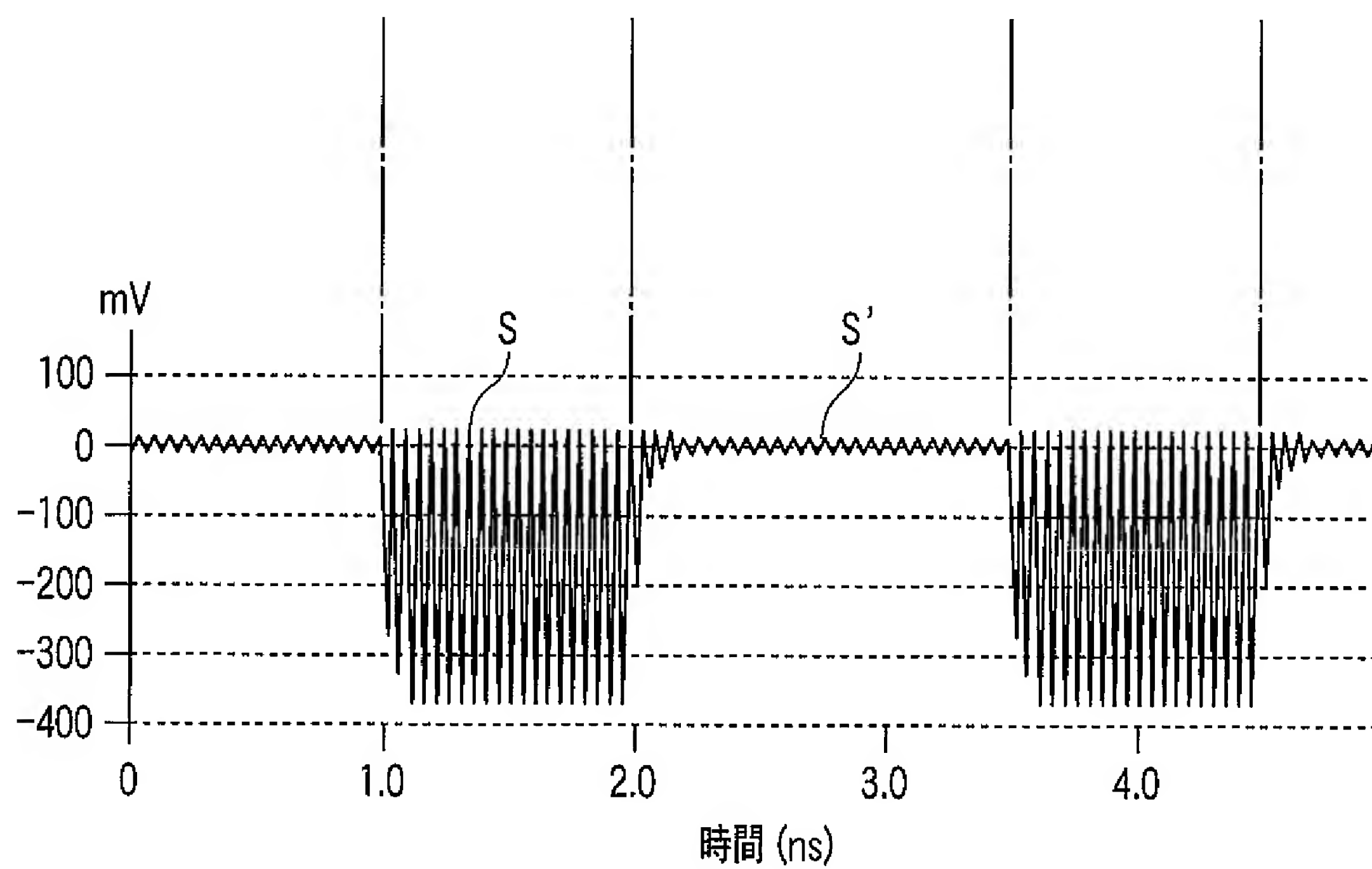
[図12A]

従来技術

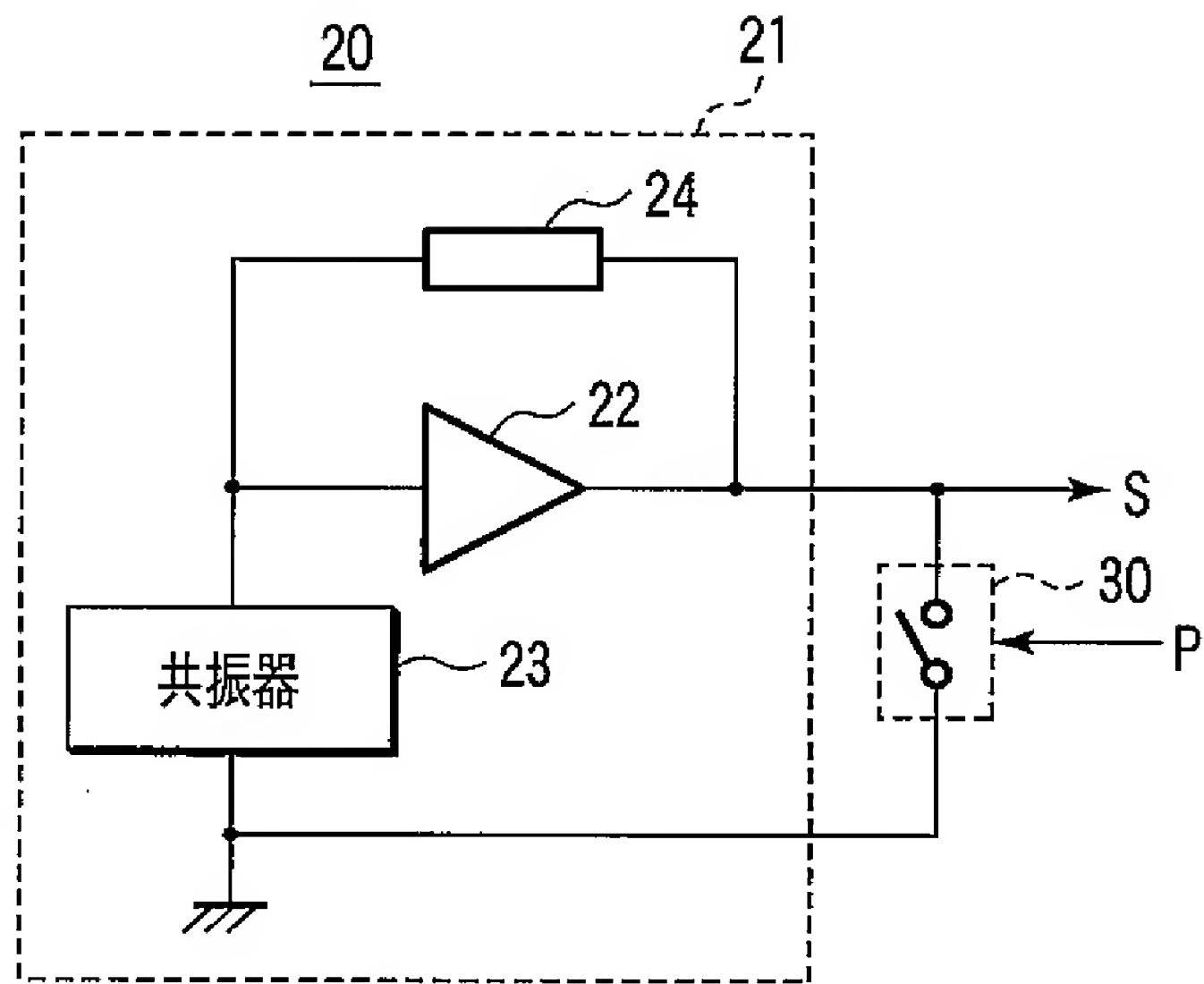


[図12B]

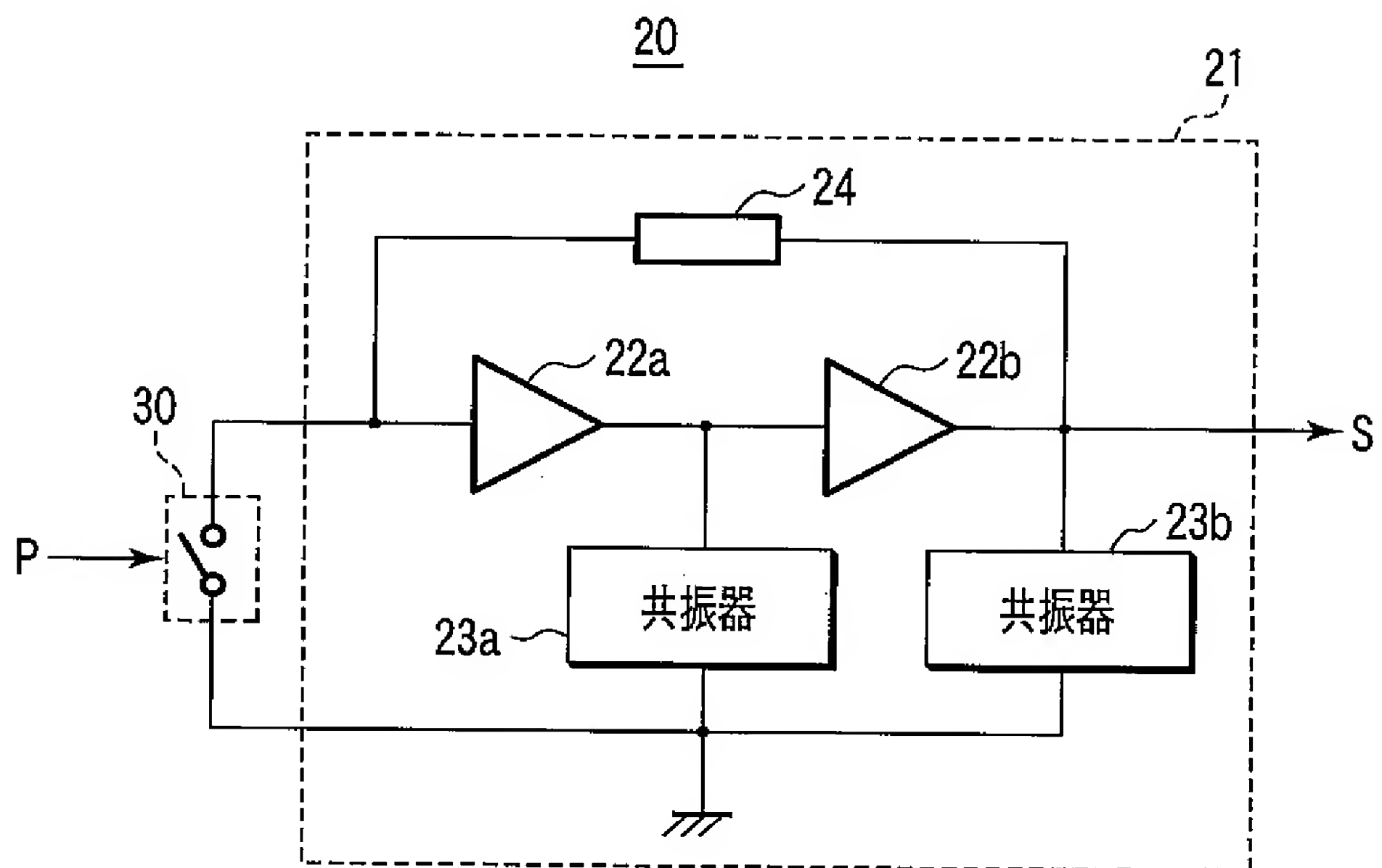
従来技術



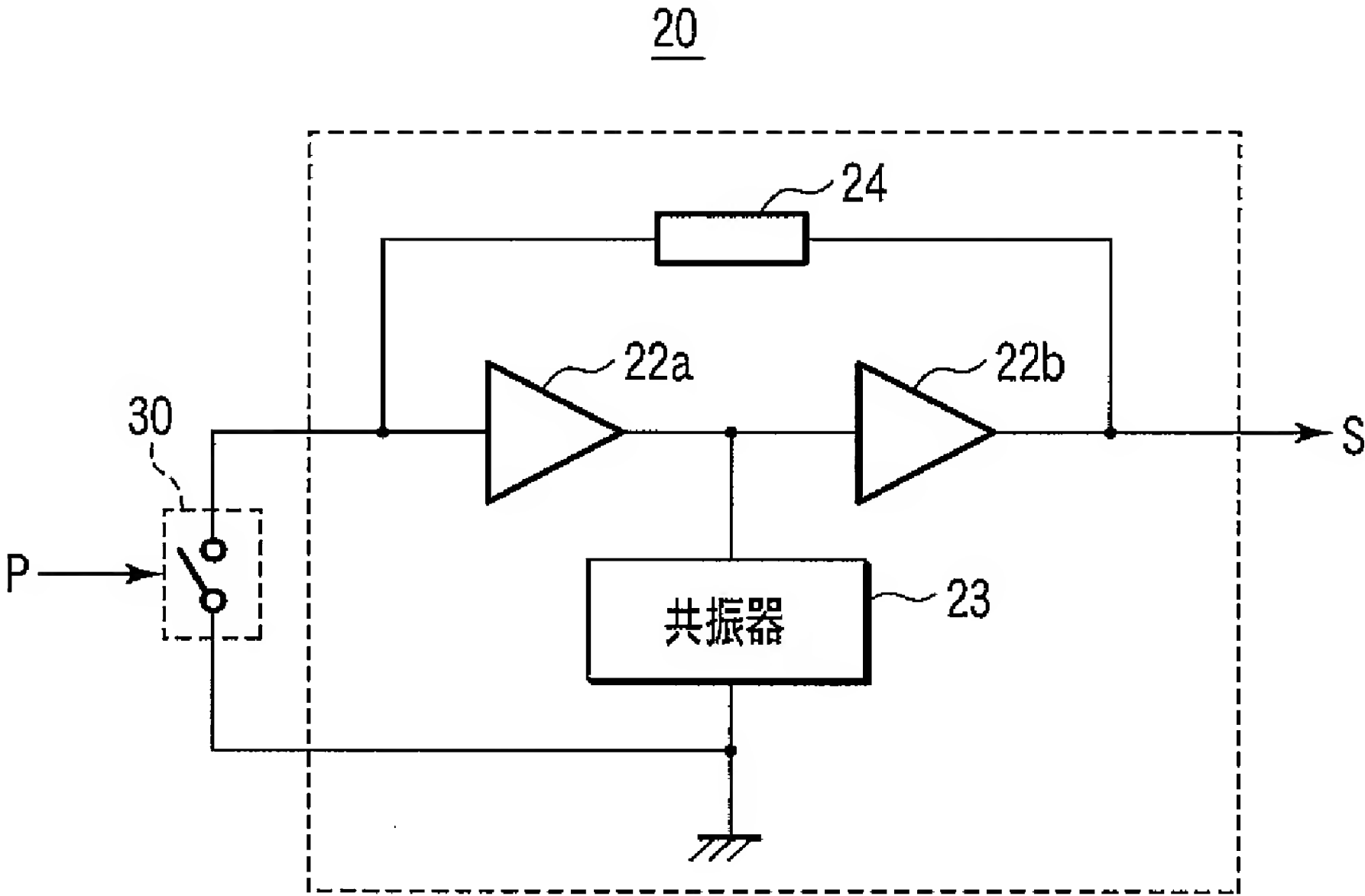
[図13]



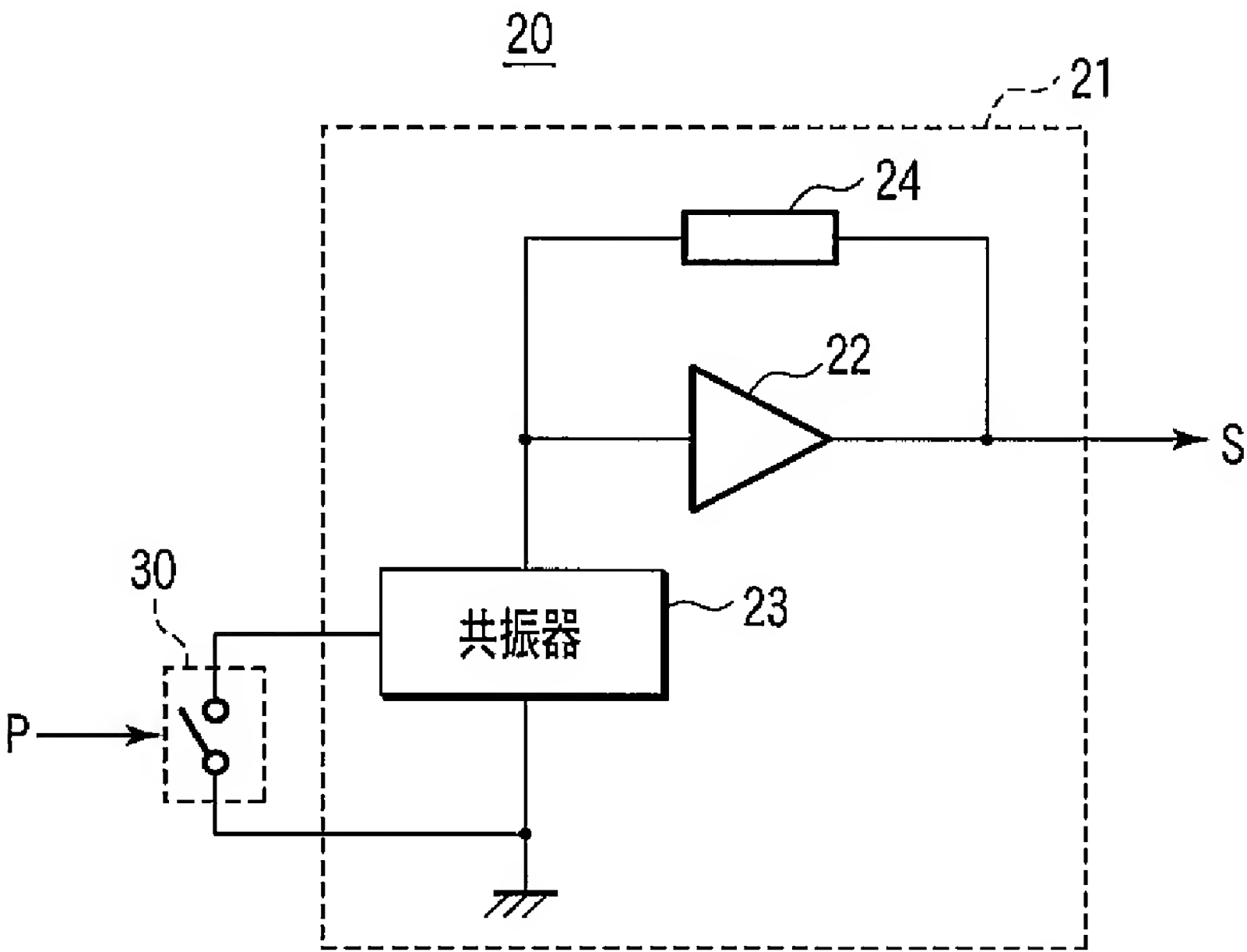
[図14]



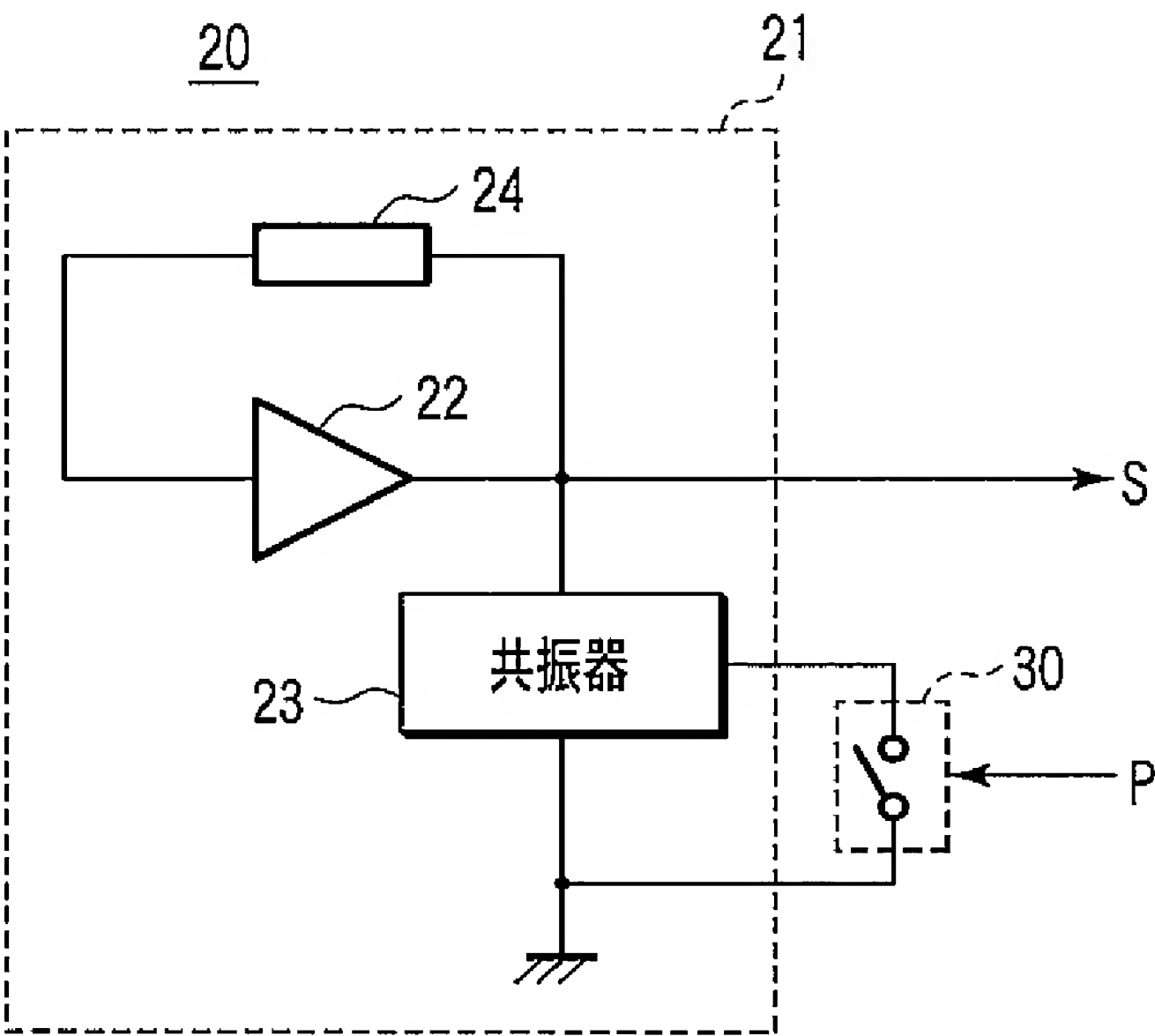
[図15]



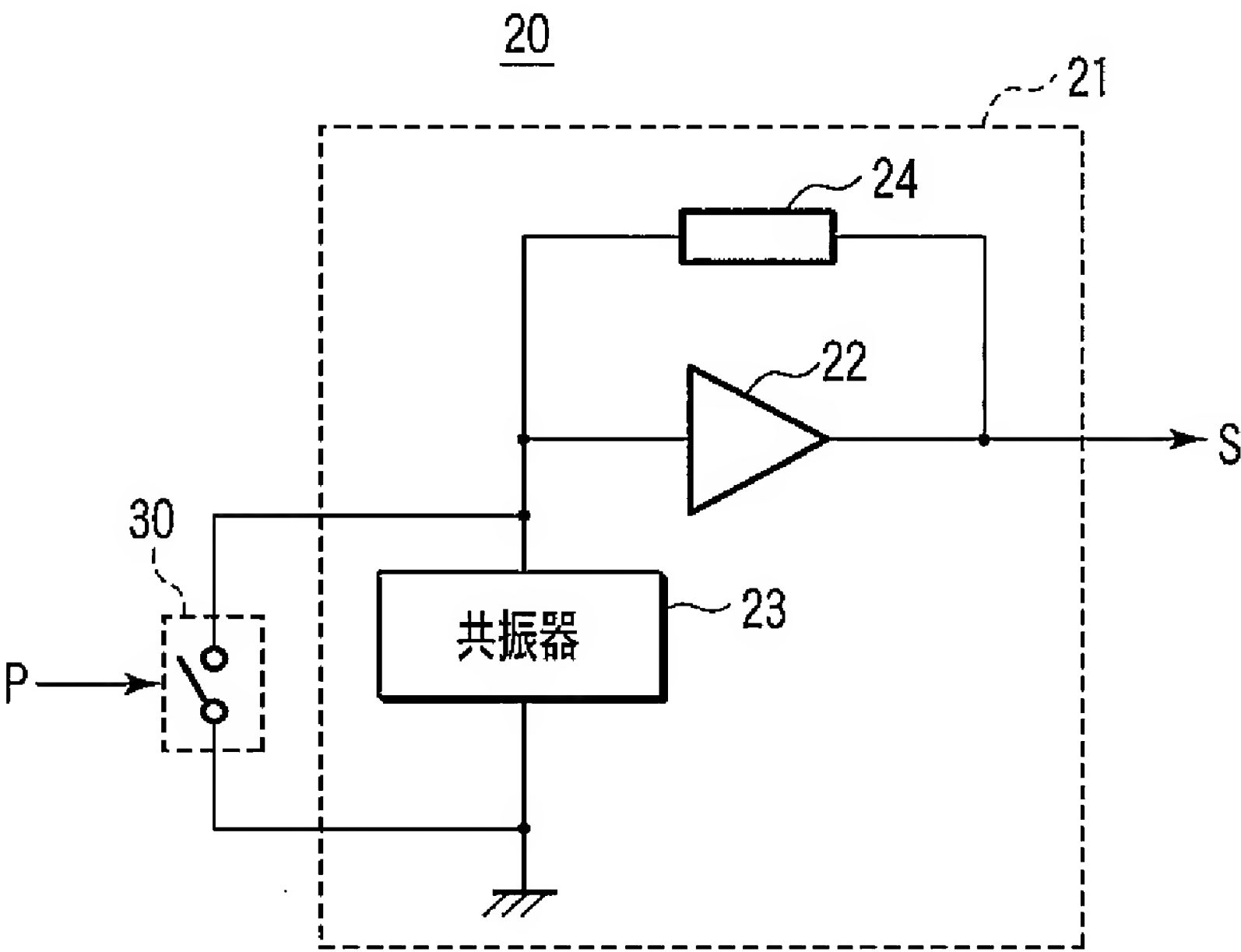
[図16]



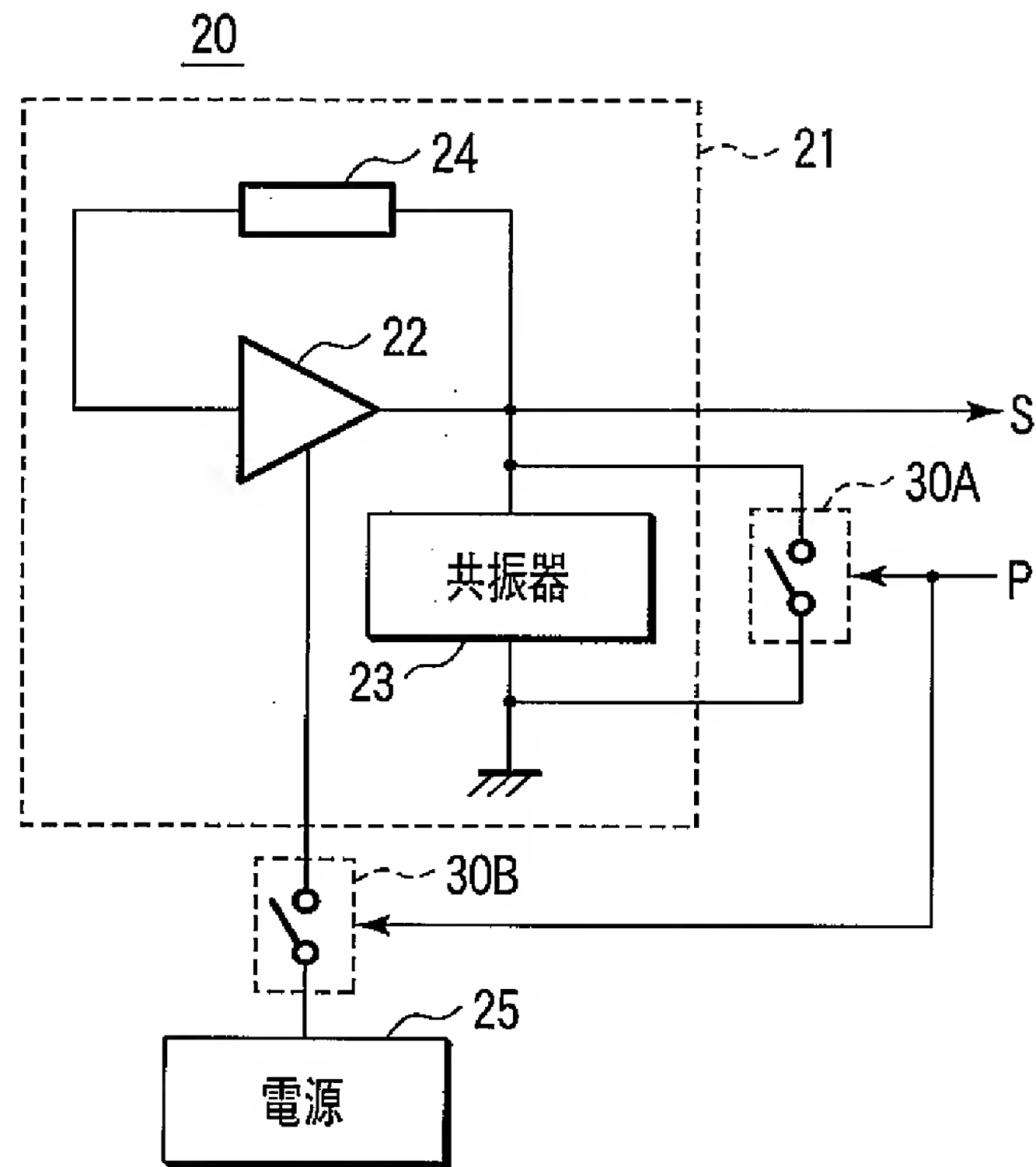
[図17]



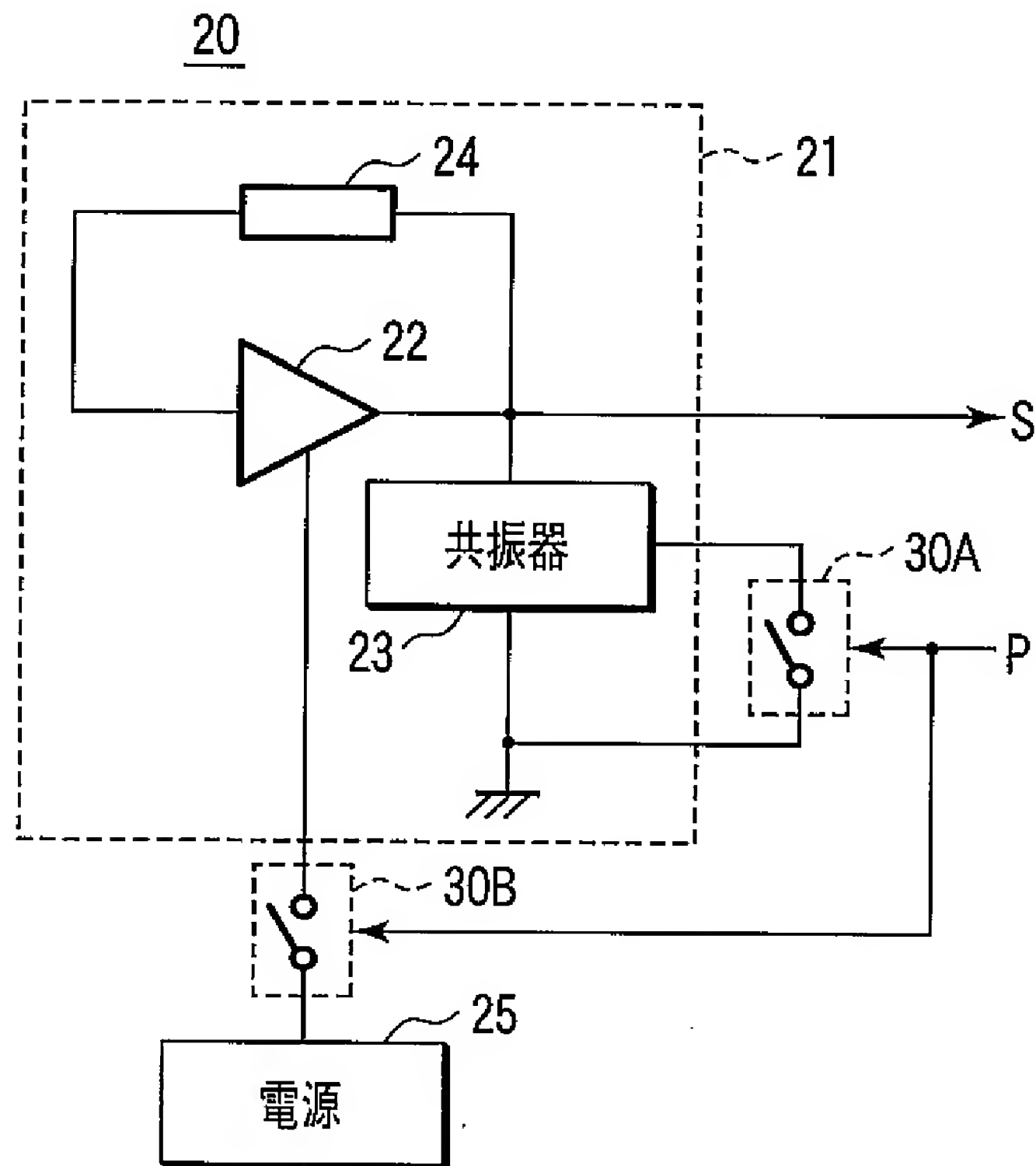
[図18]



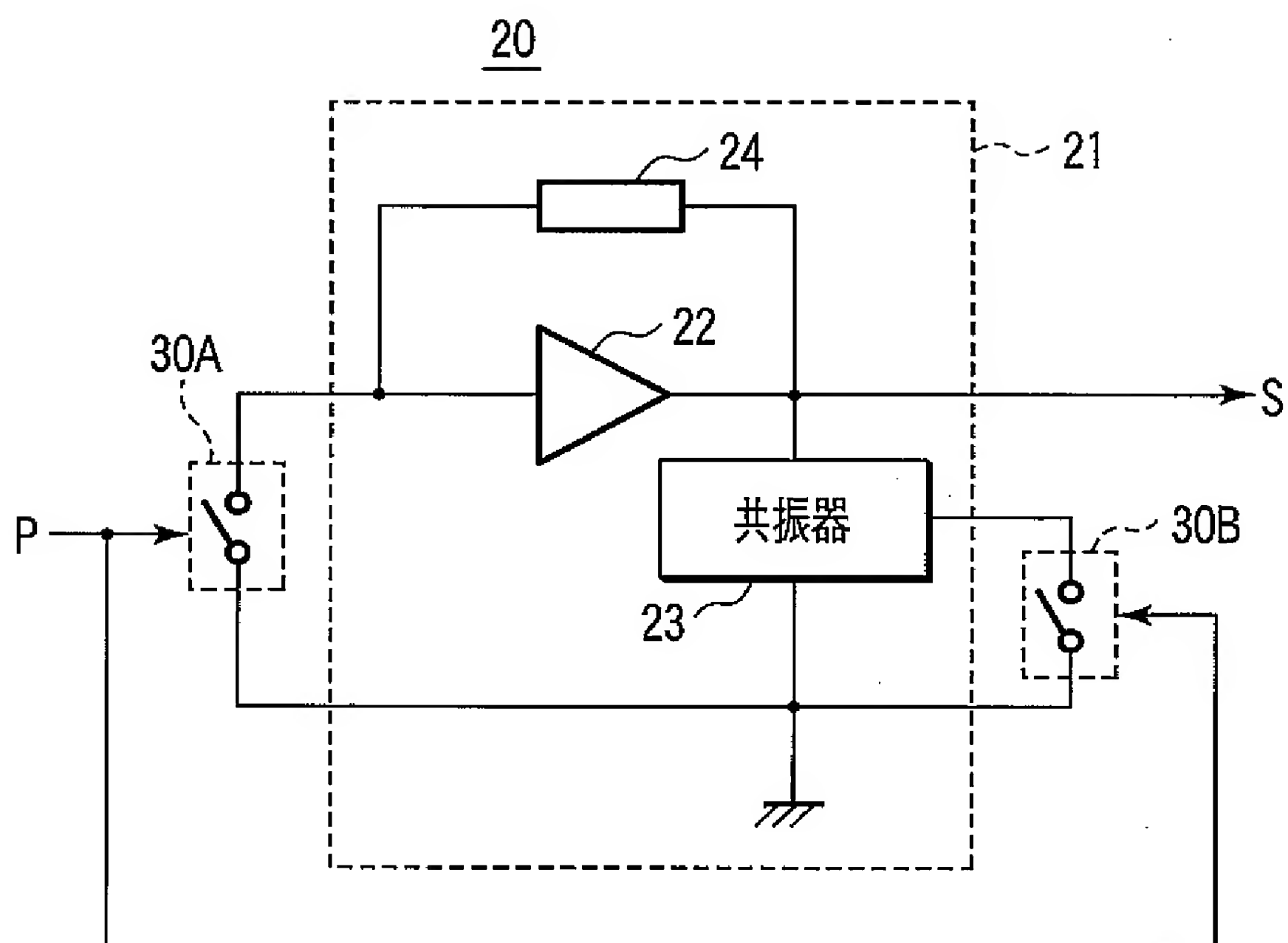
[図19]



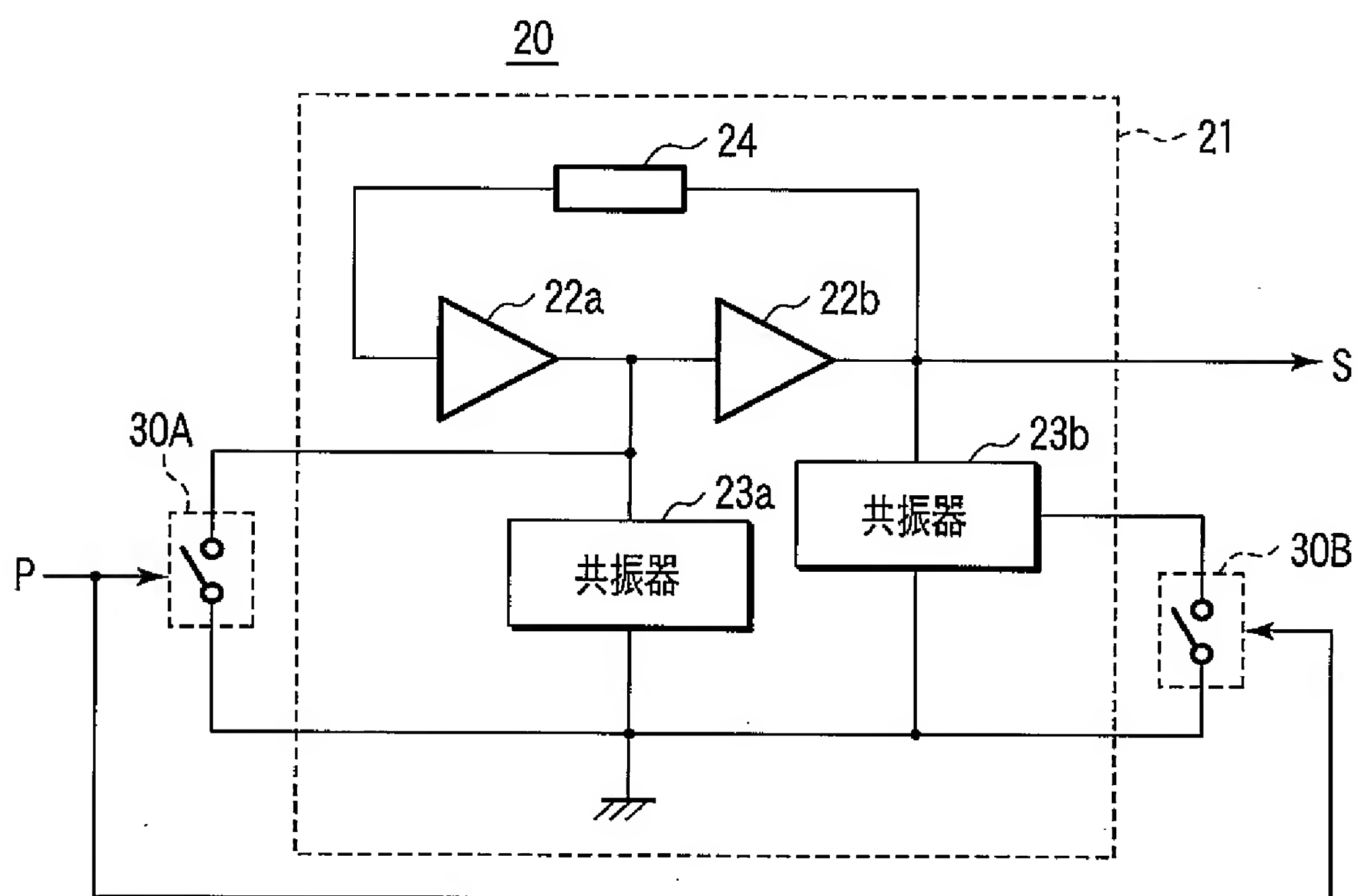
[図20]



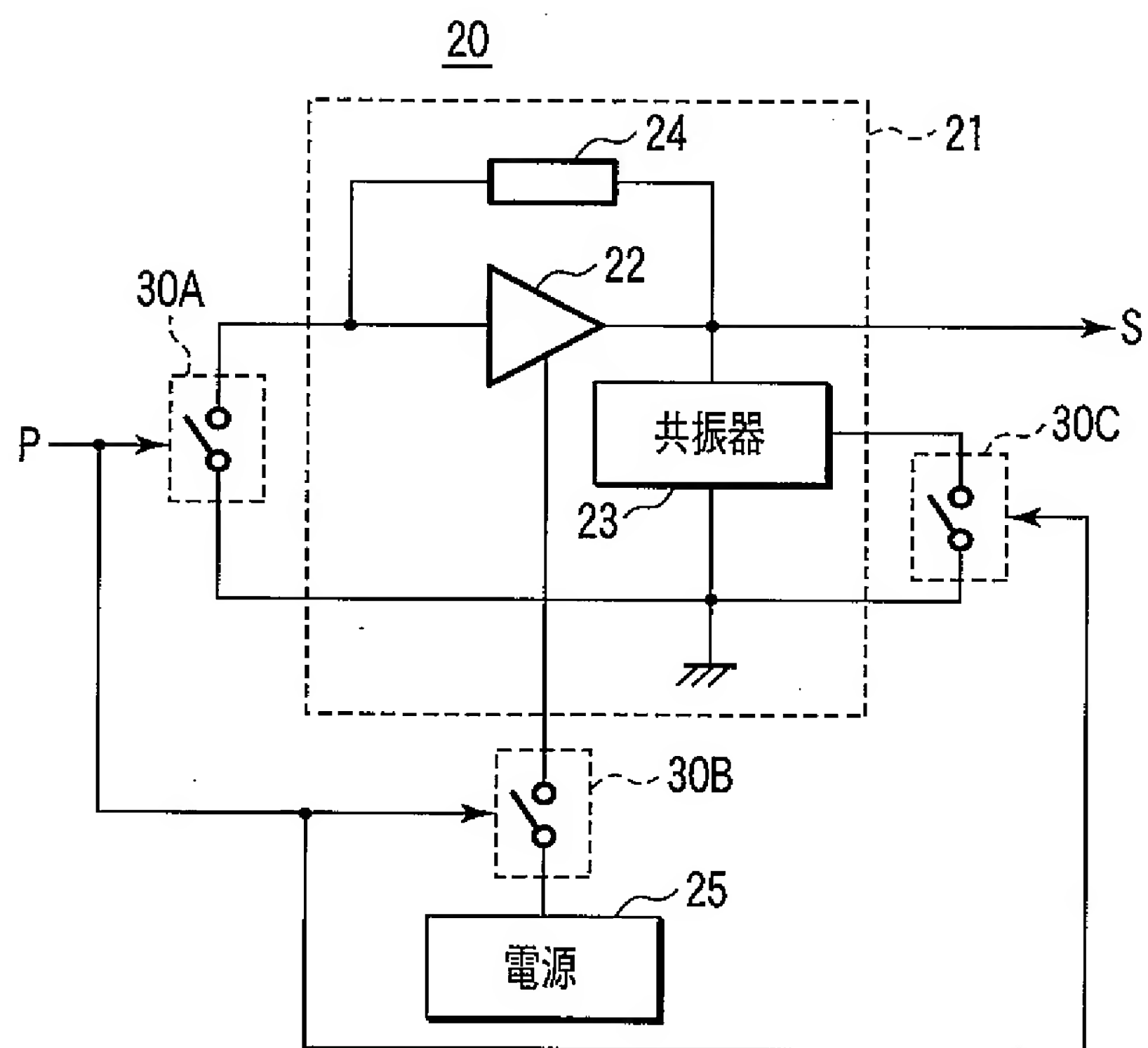
[図21]



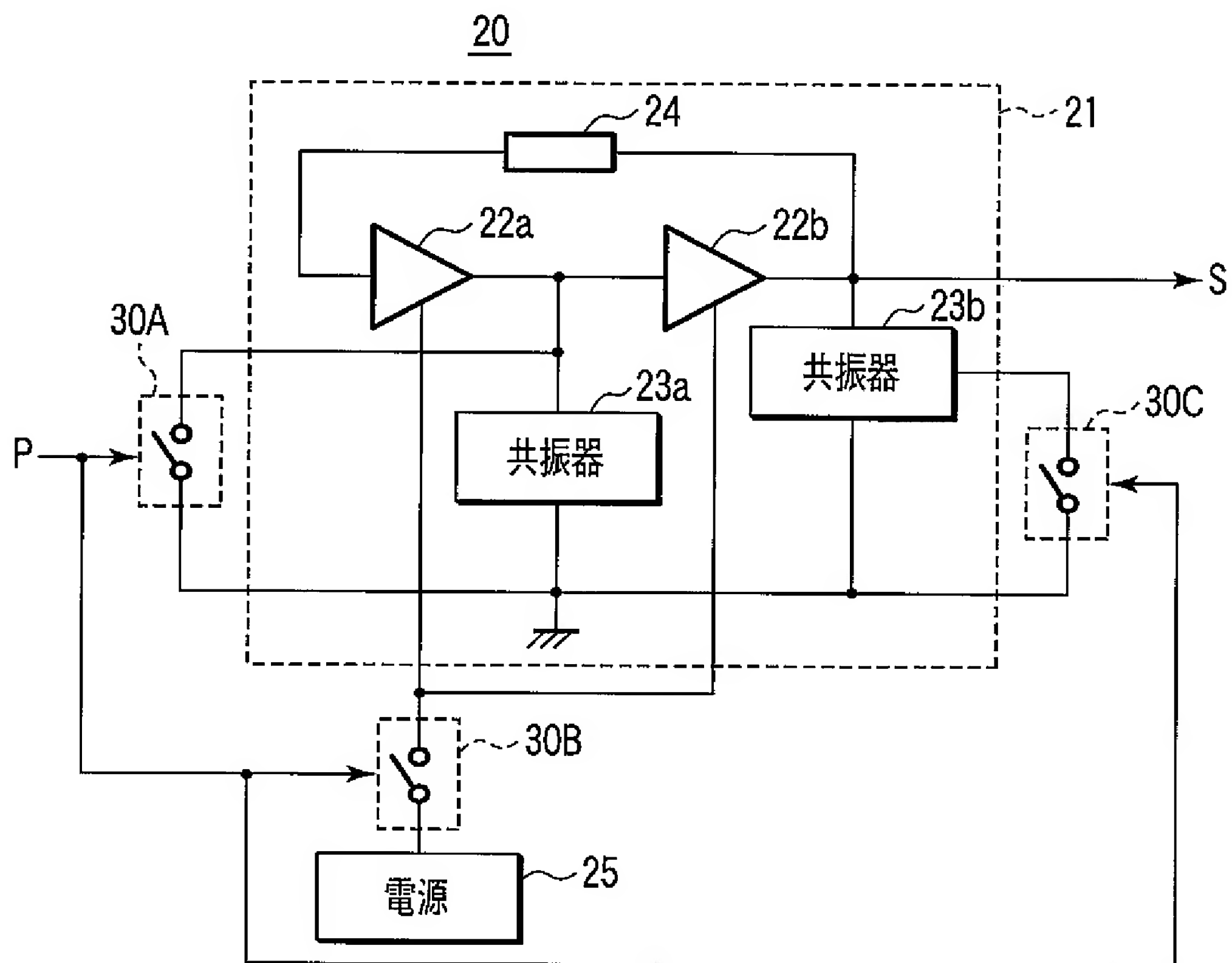
[図22]



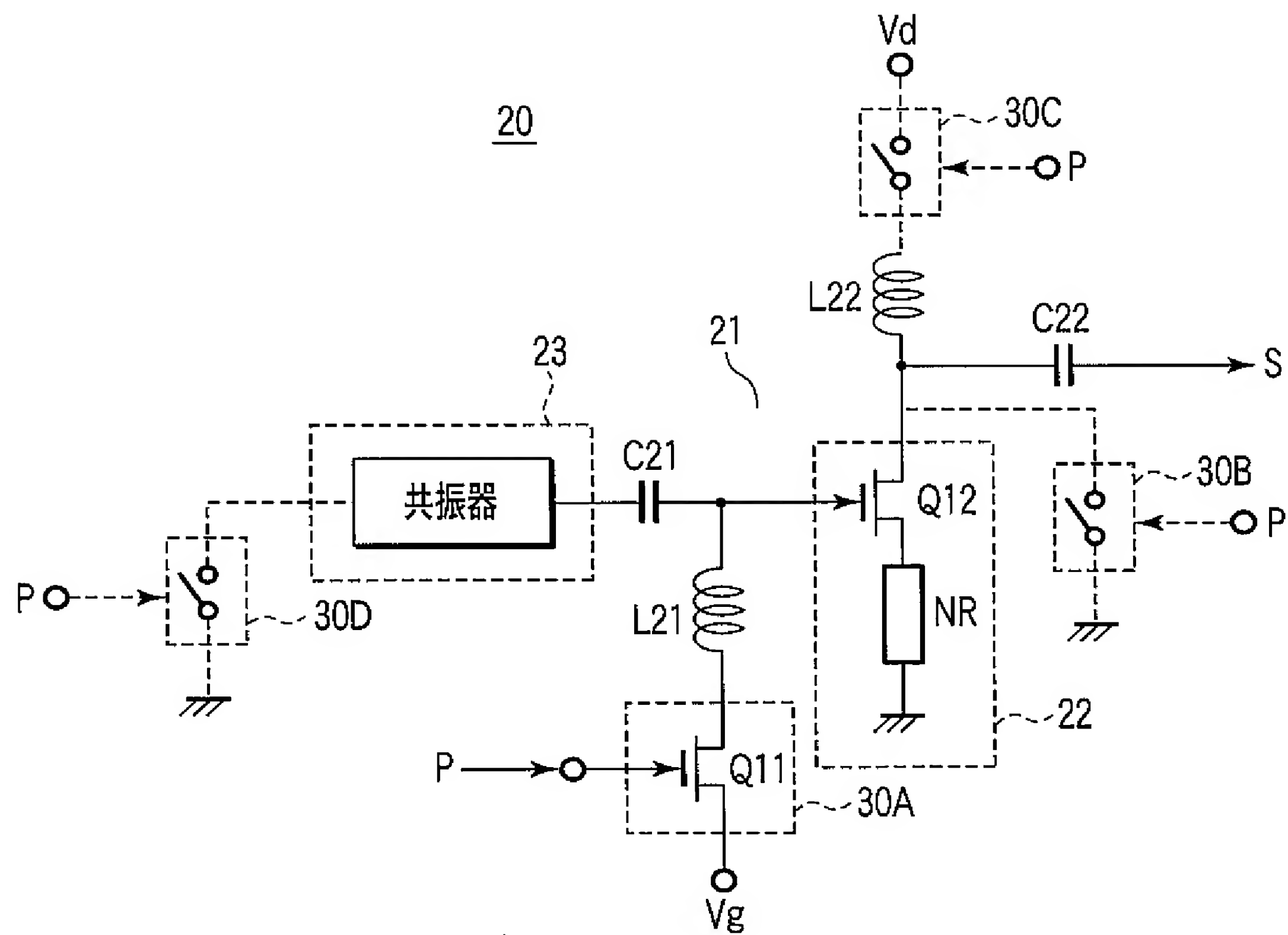
[図23]



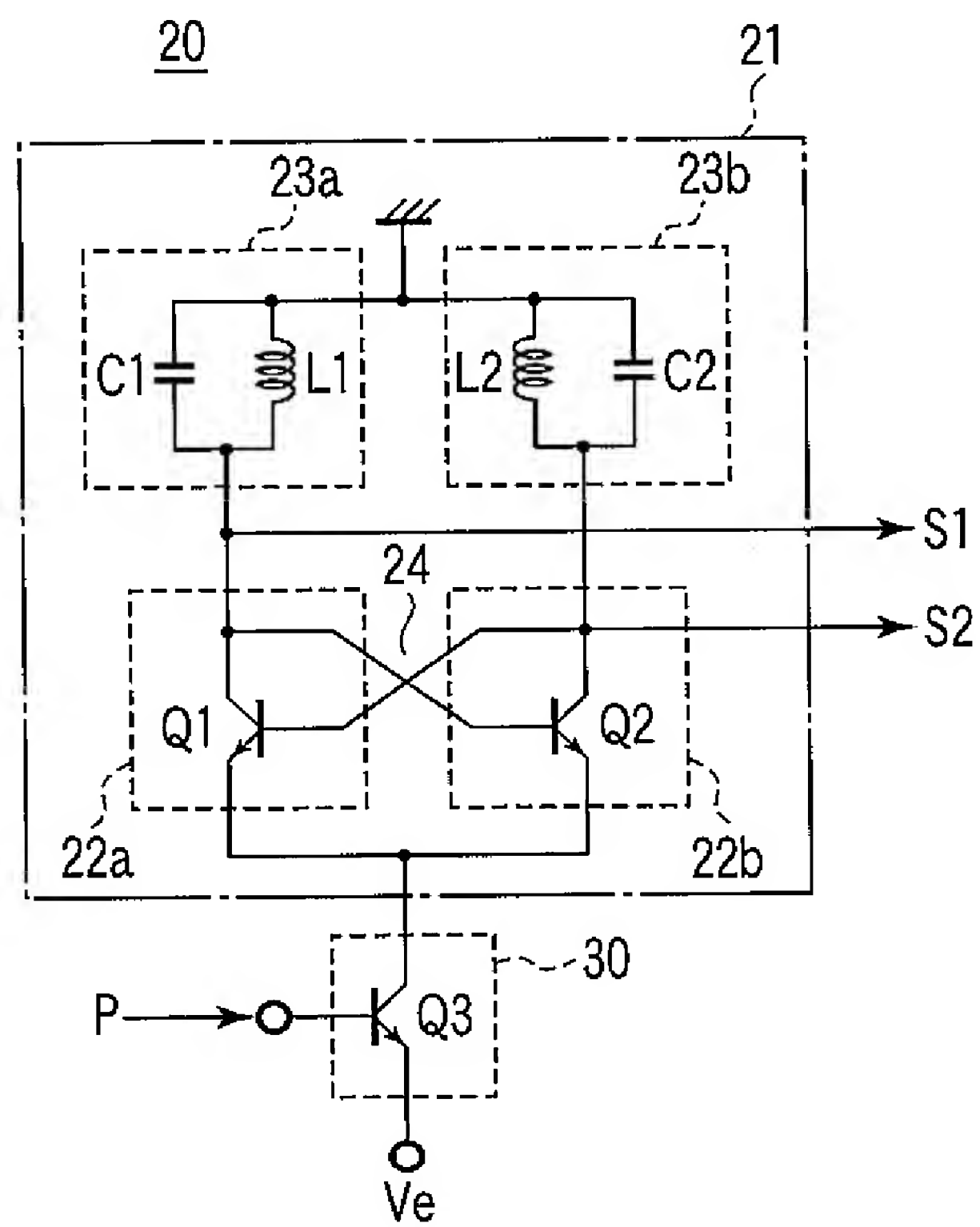
[図24]



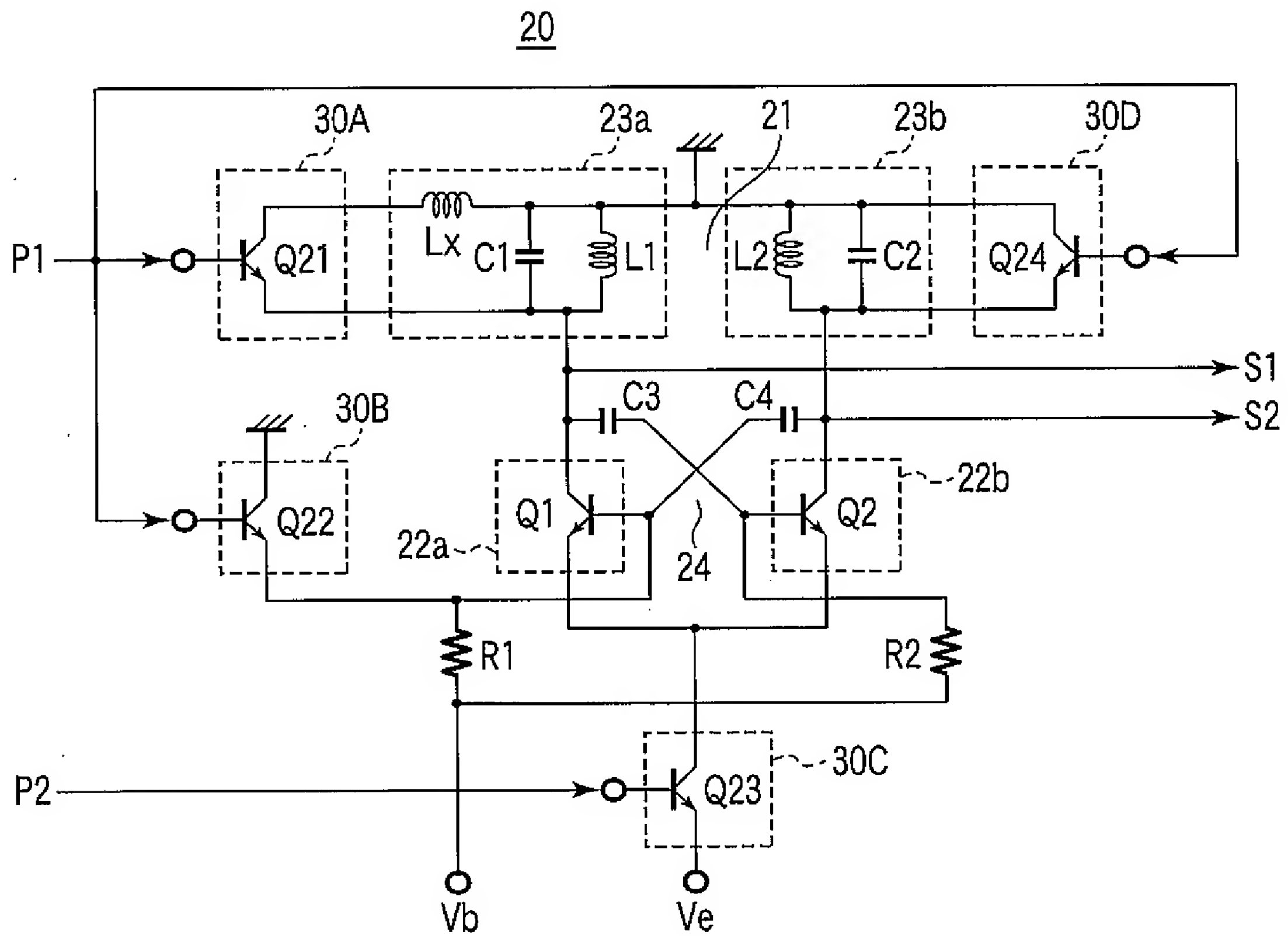
[図29]



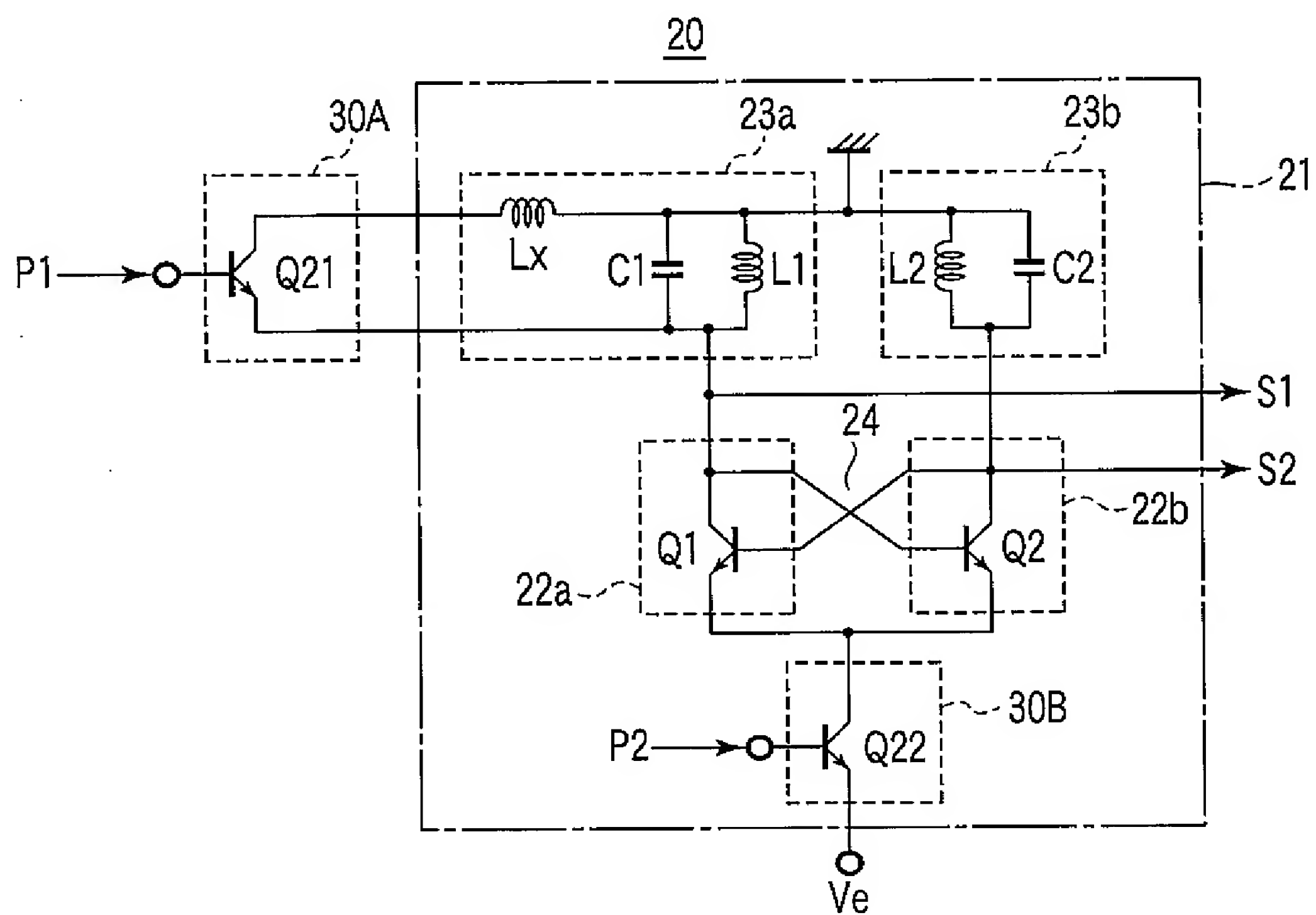
[図30]



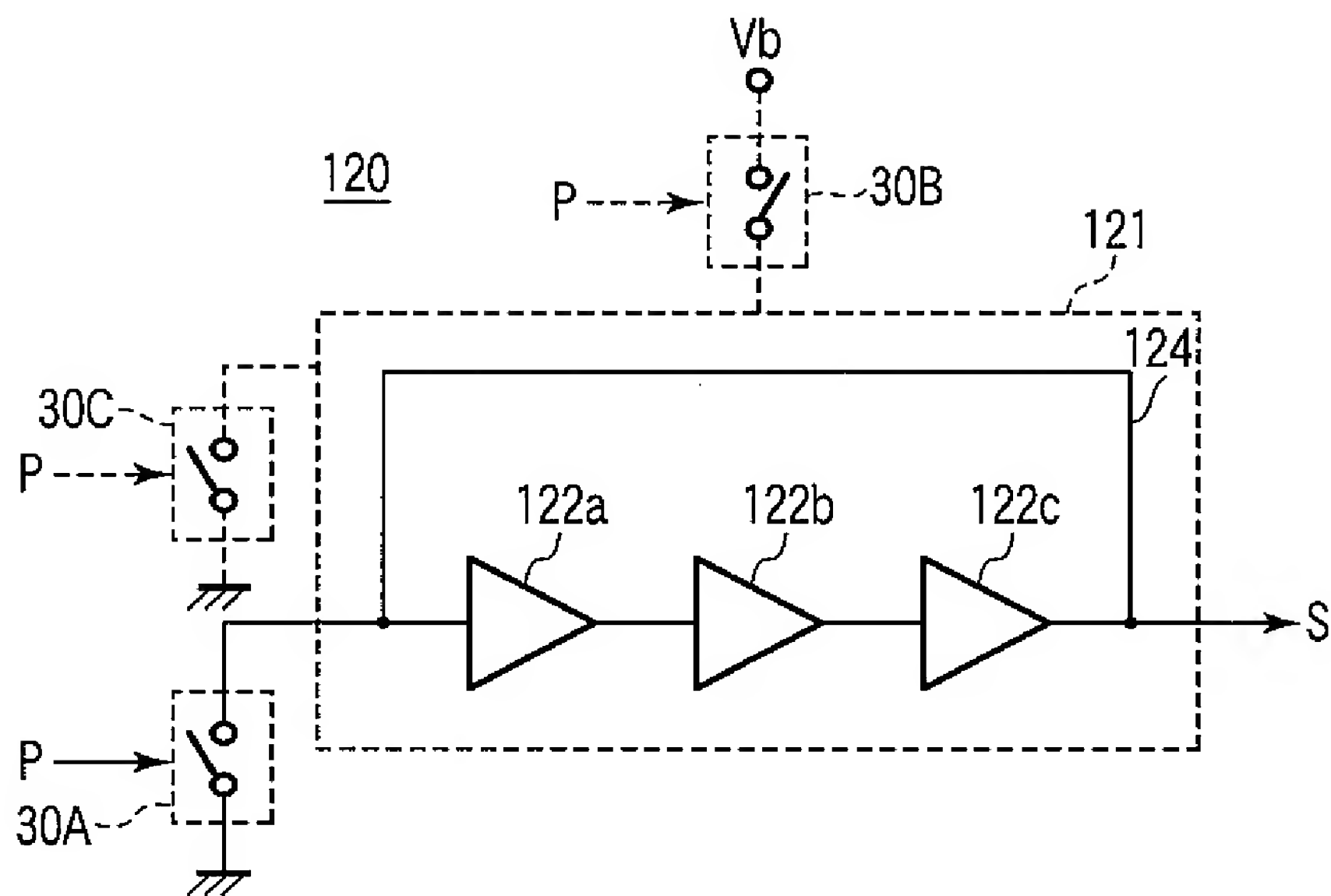
[図33]



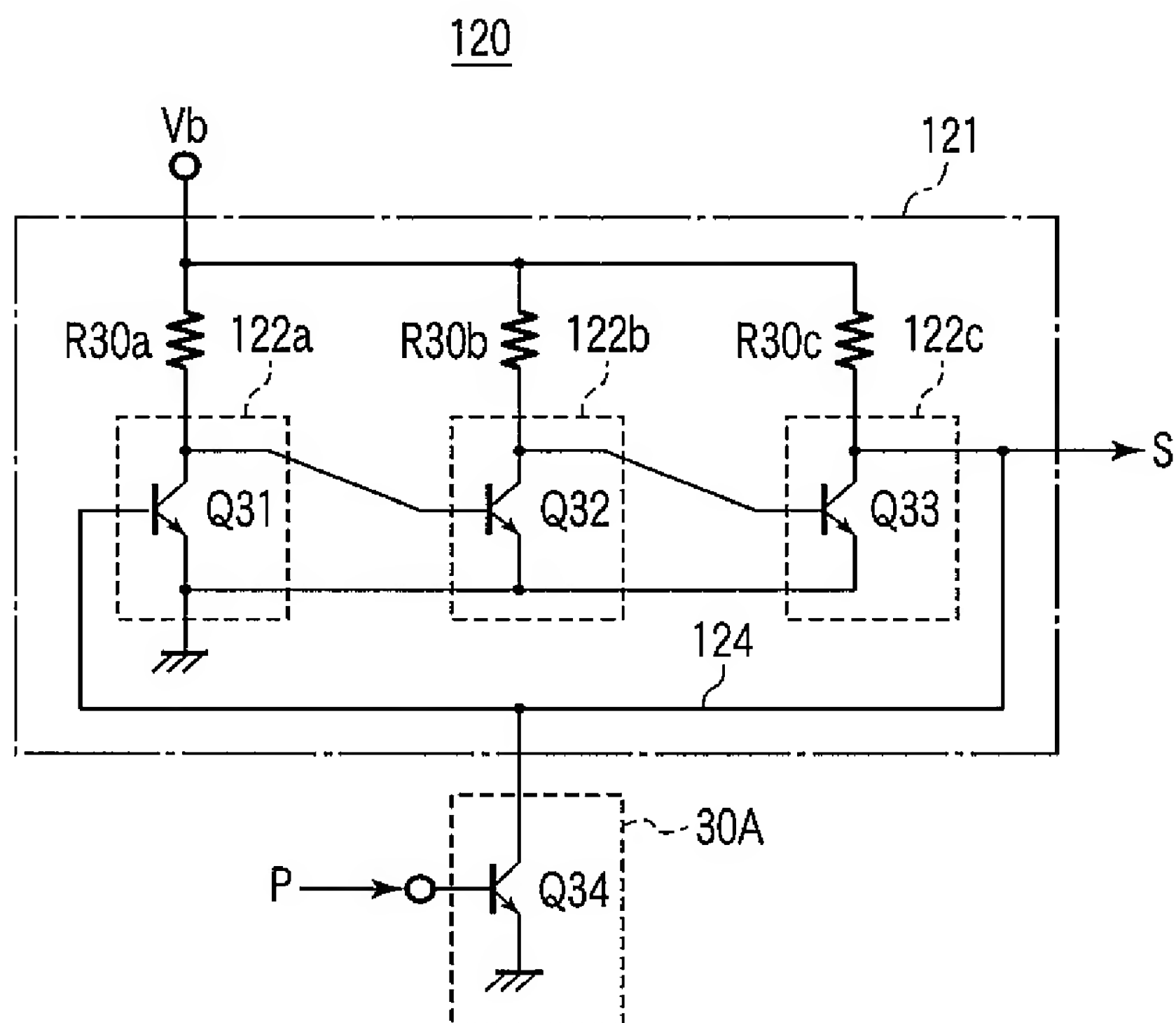
[図34]



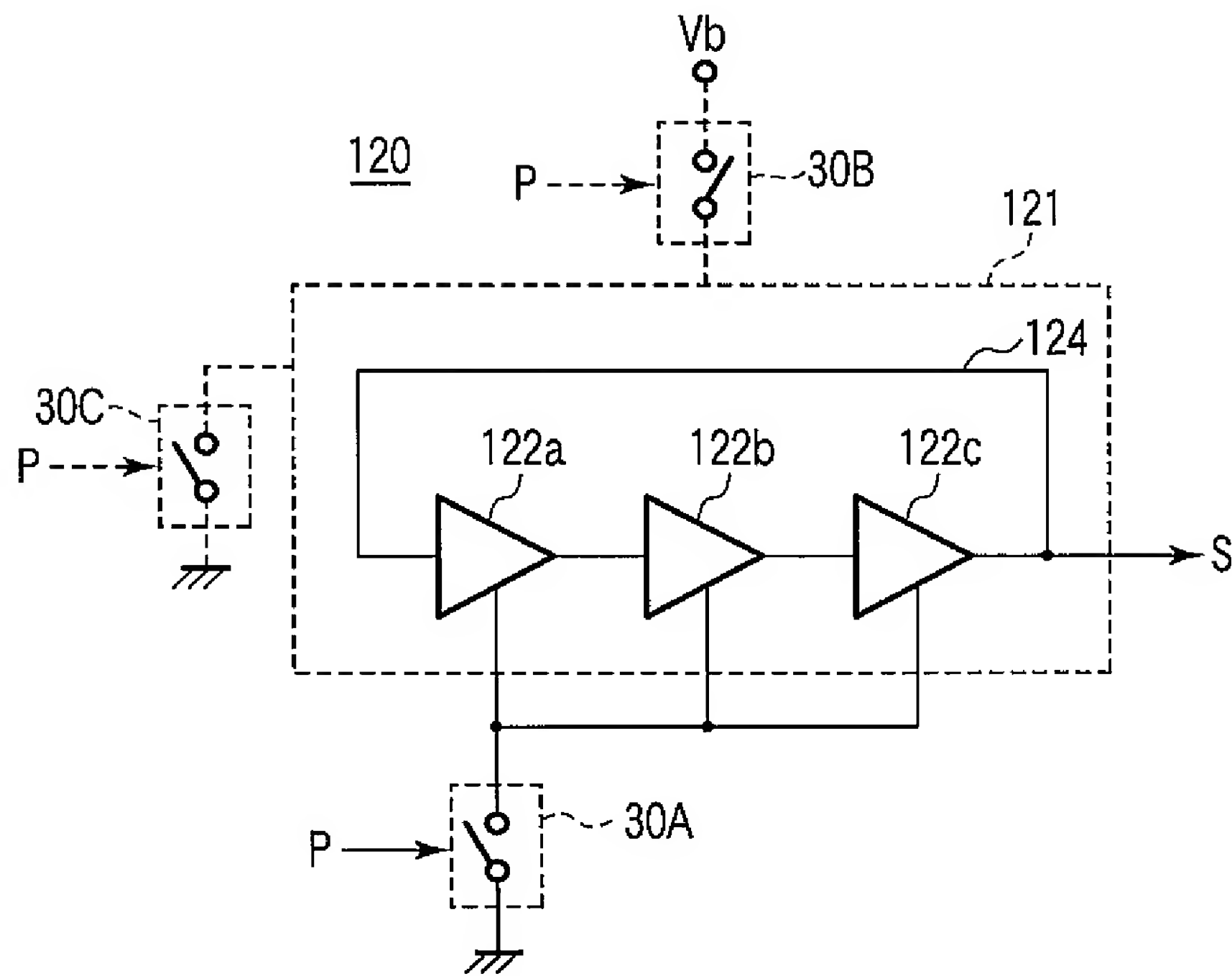
[図35]



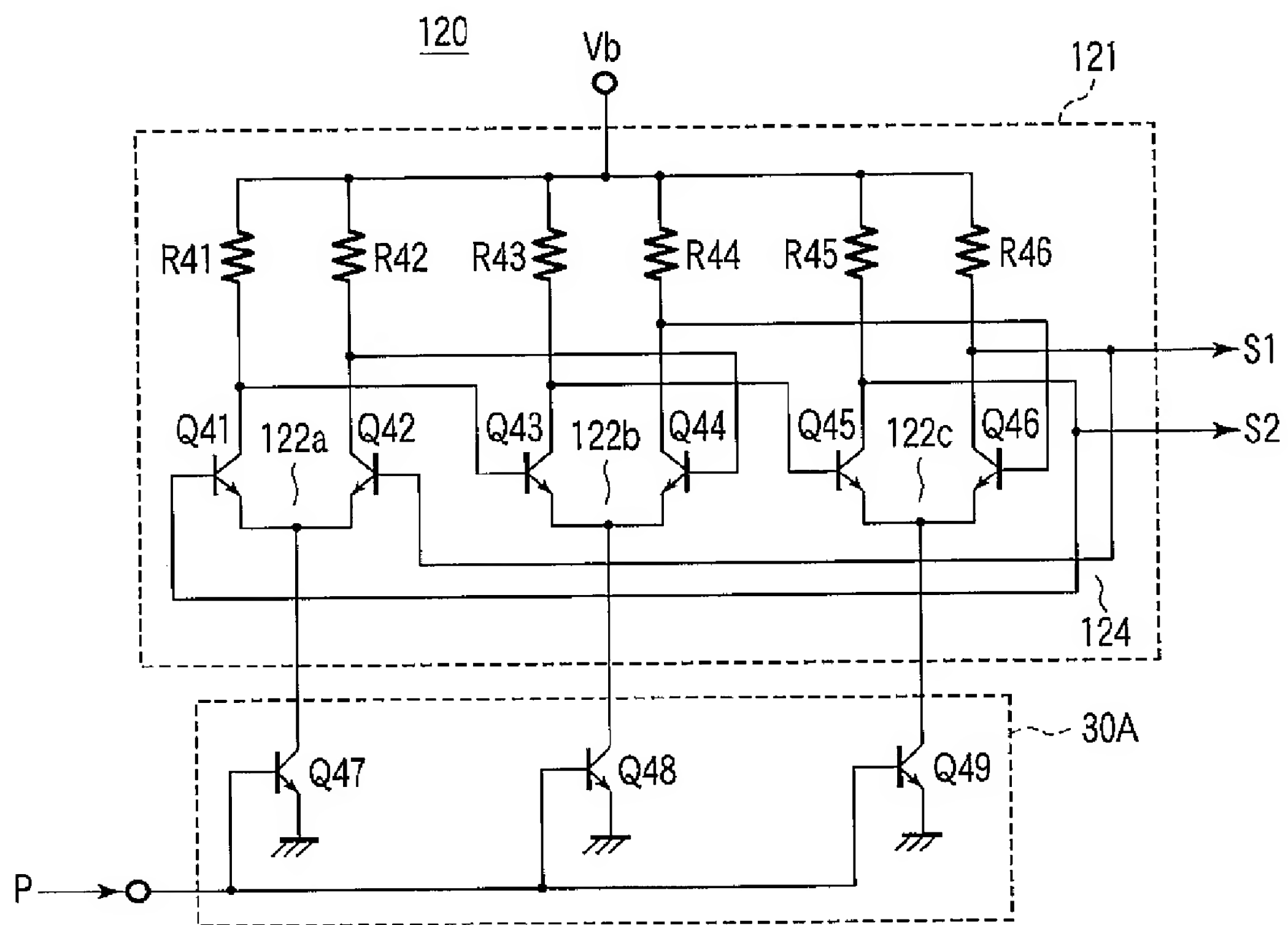
[図36]



[図37]



[図38]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/009382

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl.⁷ H03K3/282, G01S7/282, H03B5/06, 5/08, 5/12, H03K7/02

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl.⁷ H03K3/282, G01S7/282, H03B5/06, 5/08, 5/12, H03K7/02

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2005
Kokai Jitsuyo Shinan Koho	1971-2005	Toroku Jitsuyo Shinan Koho	1994-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 05-016764 A (Alpine Electronics, Inc.), 26 June, 1993 (26.01.93), Column 5, line 20 to column 6, line 27; Fig. 2 & US 5334969 A	1, 6 2-5, 7-25
Y	JP 60-072306 A (Anritsu Denki Kabushiki Kaisha), 24 April, 1985 (24.04.85), Claims; Fig. 5(a) (Family: none)	7, 9, 11, 13, 15, 17, 19, 21, 23, 25
Y	JP 40-011451 B1 (Oki Electric Industry Co., Ltd.), 08 June, 1965 (08.06.65), Page 1, right column, line 30 to page 2, left column, line 16; Figs. 3, 4 (Family: none)	2, 3, 8-10, 12-17, 20, 21, 24, 25



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

09 June, 2005 (09.06.05)

Date of mailing of the international search report

28 June, 2005 (28.06.05)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl.⁷ H03K3/282, G01S7/282, H03B5/06, 5/08, 5/12, H03K7/02

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl.⁷ H03K3/282, G01S7/282, H03B5/06, 5/08, 5/12, H03K7/02

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2005年
日本国実用新案登録公報	1996-2005年
日本国登録実用新案公報	1994-2005年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X Y	JP 05-016764 A (アルパイン株式会社) 1993.01.26, 第5欄第20行 -第6欄第27行, 第2図 & US 5334969 A	1, 6 2-5, 7-25
Y	JP 60-072306 A (安立電気株式会社) 1985.04.24, 特許請求の範囲, 第5(a)図 (ファミリーなし)	7, 9, 11, 13, 15 , 17, 19, 21, 23 , 25

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

09.06.2005

国際調査報告の発送日

28.6.2005

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

柳下 勝幸

5 X

9561

電話番号 03-3581-1101 内線 3596

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 40-011451 B1 (沖電気工業株式会社) 1965.06.08, 第1頁右欄第30行-第2頁左欄第16行, 第3,4図 (ファミリーなし)	2, 3, 8-10, 12-17, 20, 21, 24, 25